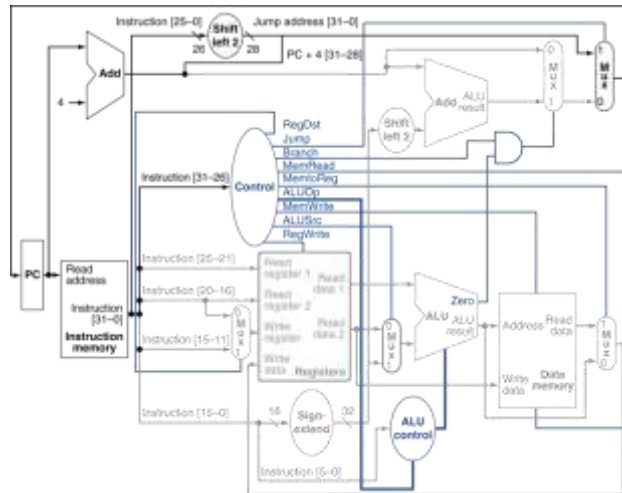


پردازنده تک سیکلی MIPS



کلیات

هدف از فاز اول پروژه پایانی درس معماری کامپیوتر طراحی، پیاده‌سازی و تست قسمتی از پردازنده ۳۲ بیتی MIPS به صورت تک سیکل بدون خط لوله با استفاده از زبان Verilog می‌باشد.

توضیحات بیشتر:

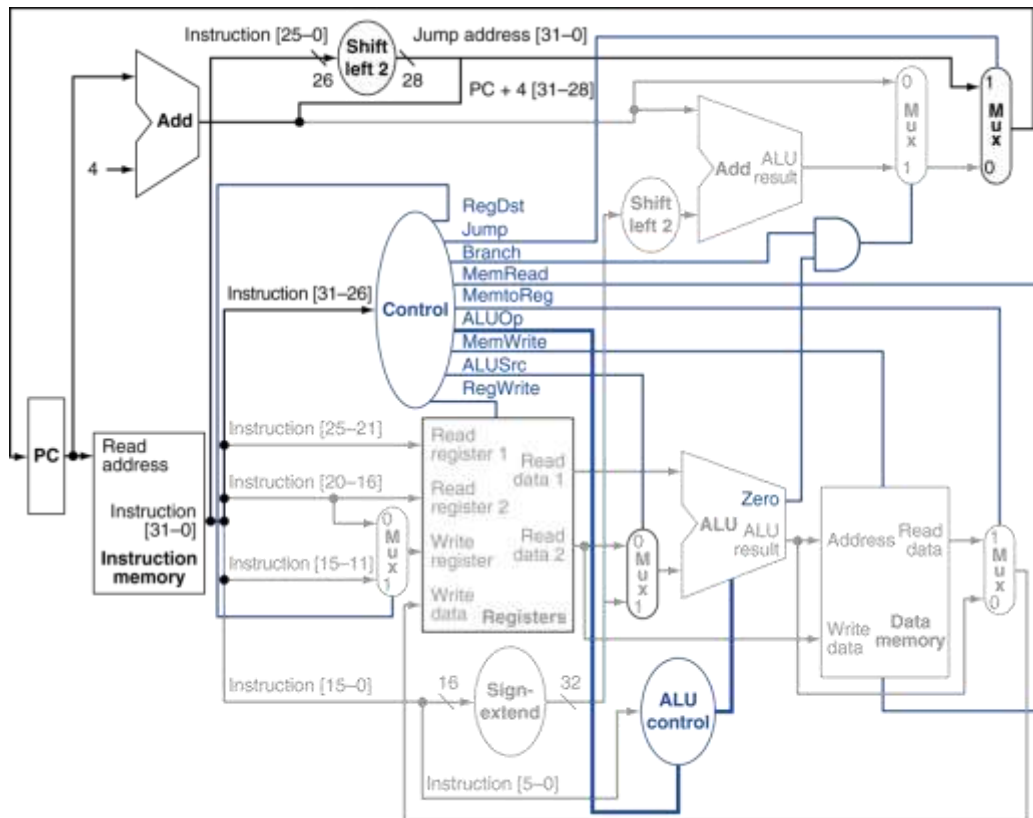
در درس معماری با پردازنده ۳۲ بیتی MIPS و زبان اسمبلی آن آشنا شده‌اید. در فاز اول پروژه قصد داریم برخی دستورهای این پردازنده را طراحی، پیاده‌سازی و تست کنیم.

۱- طراحی:

قبل از هرگونه کدنویسی ابتدا باید Datapath و واحد کنترل این پردازنده را بر روی کاغذ طراحی کنیم.

آ Datapath

برای طراحی DataPath از طرح زیر استفاده می‌کنیم (شکل ۲۴-۴ صفحه ۳۲۹ کتاب مرجع اصلی):

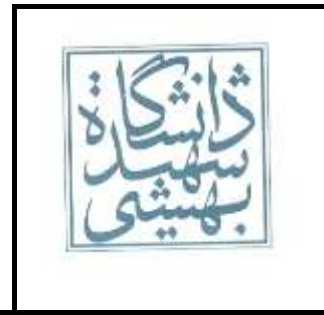


شکل ۱

Datapath بالا برای دستوره‌های `sw`, `lw`, `add`, `sub`, `AND`, `OR`, `slt`, `beq` و `z` طراحی شده است. شما برای این پروژه باید با ایجاد تغییراتی در طرح فوق Datapath را به گونه‌ای طراحی کنید که قابلیت اجرای دستوره‌های گروه‌های ۱ و ۲ را داشته باشد.

(ب) واحد کنترل

پس از طراحی Datapath کافی است با استفاده از واحد کنترل، مسیر حرکت داده را در Datapath مشخص کنیم. در این فاز چون پردازنده تک سیکل و بدون خط لوله می‌باشد، واحد کنترل آن بسیار ساده و یک مدار Combinational می‌باشد. یعنی مداری که تنها بر اساس ورودی خود تصمیم گرفته و خروجی را تولید می‌کند. در واقع واحد کنترل یک مدار است که بر اساس دستور Fetch شده، مقدار هر یک از سیگنال‌های خروجی را تولید می‌کند.



۲- پیاده‌سازی

برای پیاده‌سازی طراحی خود از زبان Verilog بهره بگیرید. استفاده از هر سه شیوه Behavioral, Structural و Data Flow در این پروژه مجاز می‌باشد. در واقع ترکیبی از این سه روش پیاده‌سازی را آسان می‌کند.

برای پیاده‌سازی از برنامه‌نویسی Modular بهره بگیرید. ماژولهای لازم را تشخیص داده و سپس هر یک از آنها را به تنهایی طراحی، پیاده‌سازی و تست نمایید. سپس همه آنها را در پردازنده استفاده کنید. روش استفاده شده در ساخت سخت‌افزارهای جدید معمولاً Top-Down است. یعنی ابتدا سخت‌افزار را در نظر گرفته و آنرا به ماژولهایی تقسیم می‌کنیم (تنها اسم و عملکرد آنها را مشخص می‌کنیم و هیچ‌گونه طراحی، پیاده‌سازی و تستی انجام نمی‌شود) سپس هر یک از ماژولها را در نظر گرفته و آنرا به ماژولهایی تقسیم می‌کنیم (باز هم اسم و عملکرد آنها را مشخص می‌کنیم) این روند را تا زمانی ادامه می‌کنیم که به ماژولی برسیم که نتوان آنرا به ماژولهای دیگری تقسیم کرد. سپس این ماژولها را به صورت جداگانه طراحی، پیاده‌سازی و تست می‌کنیم. سپس آنها را با هم ترکیب کرده و ماژولهای بزرگتر را می‌سازیم. در نهایت نیز سخت‌افزار اصلی که در این پروژه پردازنده می‌باشد را تولید می‌کنیم.

توجه داشته باشید که در شکل ۱، Instruction Memory و Data Memory جزئی از پردازنده نیستند و در بیرون آن قرار دارند. پس نیاز به تولید آنها نیست. کد این دو ماژول در اختیار شما قرار داده می‌شود.

همچنین دقت نمایید که برخی اجزا در شکل ۱، بهتر است به ماژول تبدیل نشوند و در کد پردازنده آنها را بنویسیم.

وجود ماژول ALU در کد شما اجباری است.

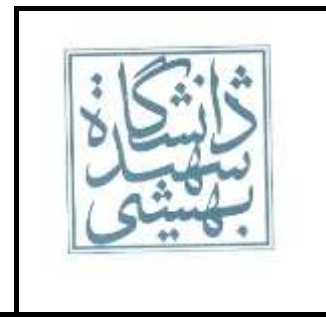
۳- تست

به طور کلی تست یکی از سخت‌ترین، پیچیده‌ترین و پرهزینه‌ترین بخش در ساخت یک محصول است. چه نرم‌افزار باشد چه سخت‌افزار.

برای تست روشهای مختلفی ارائه شده است. روشهایی هستند که درستی محصول را ۱۰۰ درصد تضمین می‌کنند اما در خیلی از موارد امکان اجرای آن روش به دلیل هزینه، زمان و ... نیست. این روشهای زمان زیادی را صرف تست می‌کنند. در واقع به ازای تمام ورودی‌ها، خروجی مدار را با آنچه انتظار می‌رود مقایسه می‌کنند.

راه دیگر استفاده از Test Vectorها می‌باشد. یعنی لیستی از ورودی‌هایی که کارکرد نادرست محصول برای آنها محتمل‌تر است. اگرچه این روش درستی را به طور ۱۰۰ درصد تضمین نمی‌کند اما سریعتر و به صرفه‌تر است.

در طراحی سخت‌افزار نیز از روشهای تست استفاده می‌شود. در مراحل مختلف تولید یک سخت‌افزار بارها عمل تست انجام می‌شود. یکی از این تست‌ها، تست قبل از Fabrication می‌باشد. یعنی قبل از اینکه طرح به کارخانه ارسال شده و سخت‌افزار توسط کارخانه ساخته شود. ولی در این مرحله سخت‌افزار هنوز ساخته نشده است، پس چگونه می‌توان آنرا تست



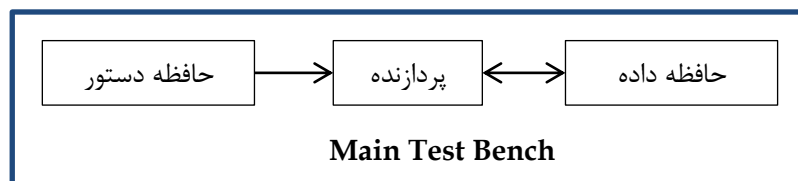
پروژه پایانی معماری کامپیوتر - فاز اول

کرد؟ تنها راه استفاده از شبیه‌سازی است. کد سخت‌افزار را توسط نرم‌افزارهای پیشرفته شبیه‌سازی می‌کنند و سپس تست‌های مورد نظر را بر روی آن انجام می‌دهند.

در این پروژه نیز شما باید هر ماژول را شبیه‌سازی و تست کنید. در نهایت نیز پردازنده را تست کنید. (مقصود تست قبل از Fabrication است). انتخاب روش تست بر عهده شما است و برای هر ماژول ممکن است متفاوت باشد.

برای تست هر یک از ماژولها می‌توانید از Test Bench استفاده کنید. Test Bench یک ماژول است که درون آن یک Instance از ماژولی که می‌خواهیم تست کنیم به همراه ماژولهای مرتبط با آن، گرفته و به سیگنالهای مورد نظر (مثلاً کلاک) مقدار مناسب می‌دهیم. در صورت استفاده از Test Bench می‌توانید از تمام قابلیت‌های Verilog برای مقداردهی به سیگنالها استفاده کنید.

استفاده از Test Bench برای ماژول پردازنده الزامی است. این Test Bench باید دارای طرح زیر باشد (جزئیات صرفنظر شده است):



دستورهای گروه ۱

Instruction	Description	Instruction	Description
add	Add	slt	Set On Less Than
addi	Add Immediate	beq	Branch Equal
lw	Load Word	j	Jump
sw	Save Word	jr	Jump Register
nor	NOR	jal	Jump and Link

دستورهای گروه ۲

Instruction	Description	Instruction	Description
lh	Load Half	srl	Shift Right Logical
sll	Shift Left Logical	sra	Shift Right Arithmetic
lui	Load Upper Immediate		



نکات:

- ۱- برنامه‌نویسی باید به زبان Verilog انجام گیرد.
- ۲- برنامه‌نویسی Modular الزامی است.
- ۳- هر Module باید در یک فایل نوشته شود.
- ۴- استفاده از Test Bench برای ماژول پردازنده اجباری است اما برای بقیه ماژولها اختیاری است. هرچند توصیه می‌شود برای همه ماژولها Test Bench نوشته شود.
- ۵- وجود ماژول ALU الزامی است.
- ۶- برای حافظه داده و حافظه دستور باید از ماژولهایی که در اختیار شما قرار می‌گیرد استفاده کنید.
- ۷- در صورتی که همه دستورها (جدول صفحه ۳۳ و ۳۴ اسلایدهای اسمبلی MIPS) به جز syscall را پیاده‌سازی کنید، نمره ویژه‌ای دریافت می‌کنید.
- ۸- دستورهایی گروه ۲ دارای پیچیدگی بیشتری نسبت به گروه ۱ در پیاده‌سازی می‌باشند. لذا دارای نمره بیشتری خواهند بود.
- ۹- همکاری بین گروهها ممنوع می‌باشد. (یکسان بودن کد گروهها بررسی می‌شود)
- ۱۰- استفاده از کد آماده مجاز نمی‌باشد. (مگر آنکه توسط کمک تدریس در اختیار شما قرار گیرد)
- ۱۱- گروهها باید ۲ نفره باشند. نه کمتر و نه بیشتر!
- ۱۲- نمره فاز اول پروژه شما ۳ نمره از نمره پایانی است.
- ۱۳- تحویل به دو صورت غیرحضور و حضور انجام می‌گیرد.
- ۱۴- در تحویل غیرحضور باید تمامی طراحی‌های خود (برای هر ماژول به صورت جدا)، به همراه کد همه ماژولها و TestBench آنها و دیگر فایل‌های ضروری (مثل فایل‌های Do) را فشرده کرده و تحت قالب یک فایل به ایمیل

computer_arch_3902@yahoo.com

ارسال نمایید. عنوان ایمیل باید به صورت

[Project_Phase_1][Student ID 1][Student ID 2]

باشد که به جای Student ID 1 و Student ID 2 شماره دانشجویی اعضای گروه قرار می‌گیرد. برای ارسال طراحی‌های خود می‌توانید آنها را با نرم‌افزار مناسب رسم کرده و یا پس از رسم بر روی کاغذ آنها را اسکن و ارسال نمایید. طرح ارسال شده باید واضح بوده و نام تمامی سیگنالها مشخص شود.

پروژه‌ی پایانی معماری کامپیوتر - فاز اول

۱۵- تحویل حضوری شامل پرسیدن سوال و مشاهده نتایج شبیه‌سازی و بررسی درستی پردازنده می‌باشد. هر دو نفر باید به تمام بخش‌های پروژه مسلط باشند و گرنه نمره آنها کسر می‌شود.

۱۶- به همراه داشتن مستندات طراحی در روز تحویل حضوری الزامی است.

۱۷- حضور تمامی افراد گروه در روز تحویل پروژه الزامی است.

۱۸- آخرین مهلت تحویل غیرحضوری روز سه‌شنبه ۹ خرداد ساعت ۲۰:۵۹:۵۹ می‌باشد. تحویل حضوری نیز روز بعد، یعنی چهارشنبه ۱۰ خرداد انجام می‌گیرد. زمان‌بندی تحویل هر گروه متعاقباً اعلام خواهد شد.

پیروز و سربلند باشید

گروه حل تمرین