

●●● معماری کامپیوتر (۱۳۹۱-۱۱-۱۳۳)

جلسه‌ی هفدهم



---

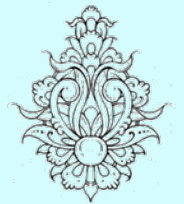
دانشگاه شهید بهشتی  
دانشکده‌ی مهندسی برق و کامپیوتر  
بهار ۱۳۹۱  
احمد محمودی ازناوه

## فهرست مطالب

- واحد کنترل در خط لوله

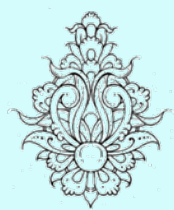
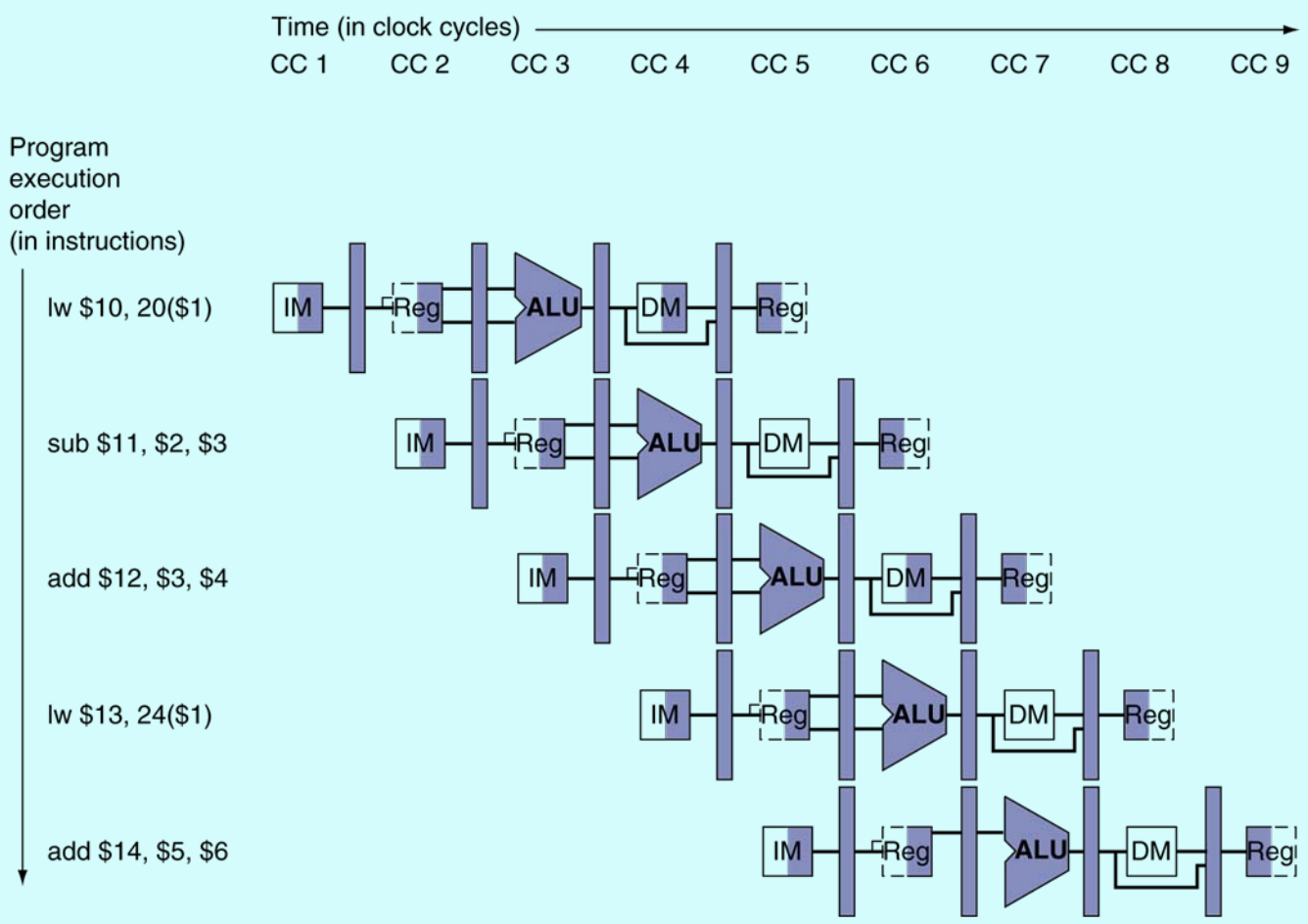
– پیش‌فرستادن (هدایت رو به جلو)

– واحد تشخیص مخاطره



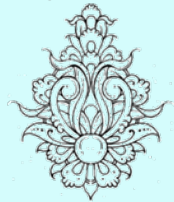
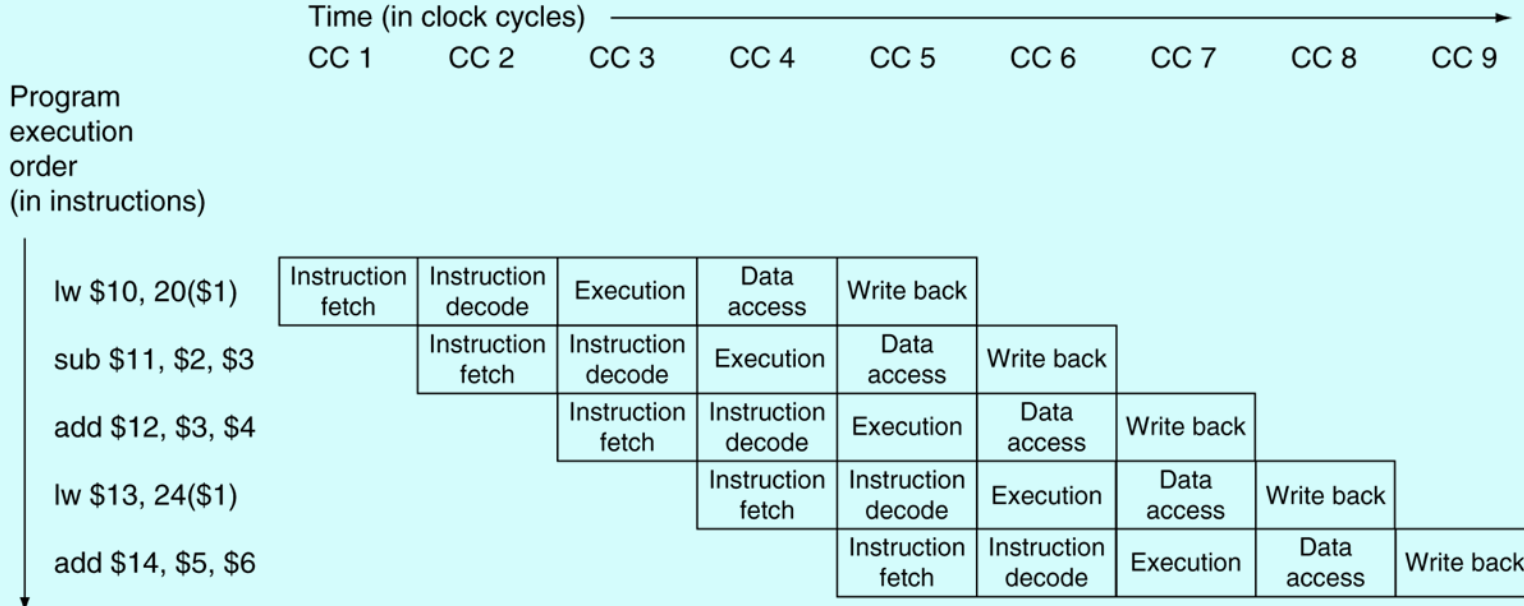
# نمودار خط لوله به صورت چندسیکلی

• در این شیوه به کارگیری منابع نشان داده شده است



نمودار خط لوله به صورت چندسیکلی (ادامه...)

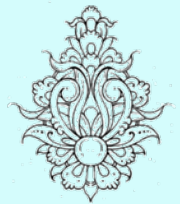
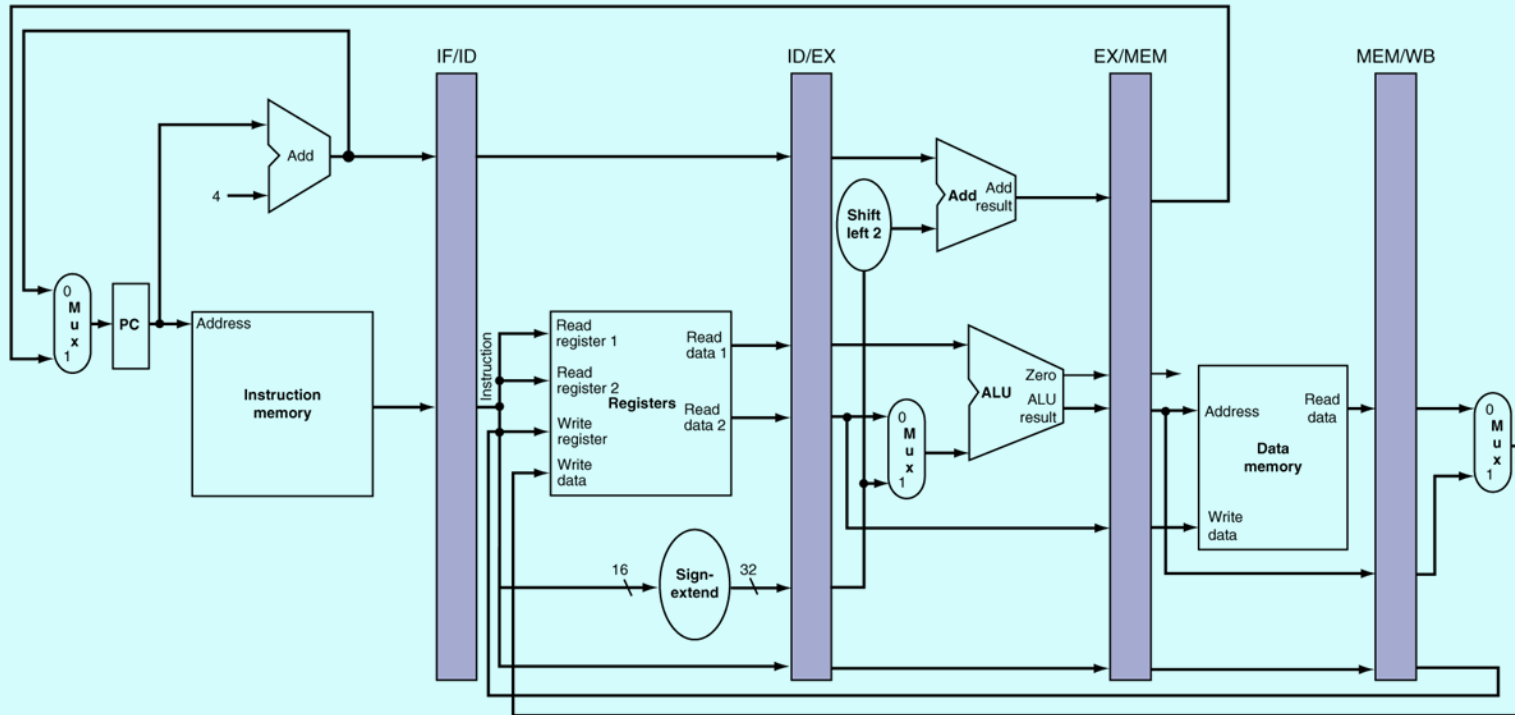
• شیوهی متعارف



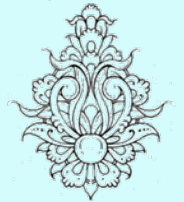
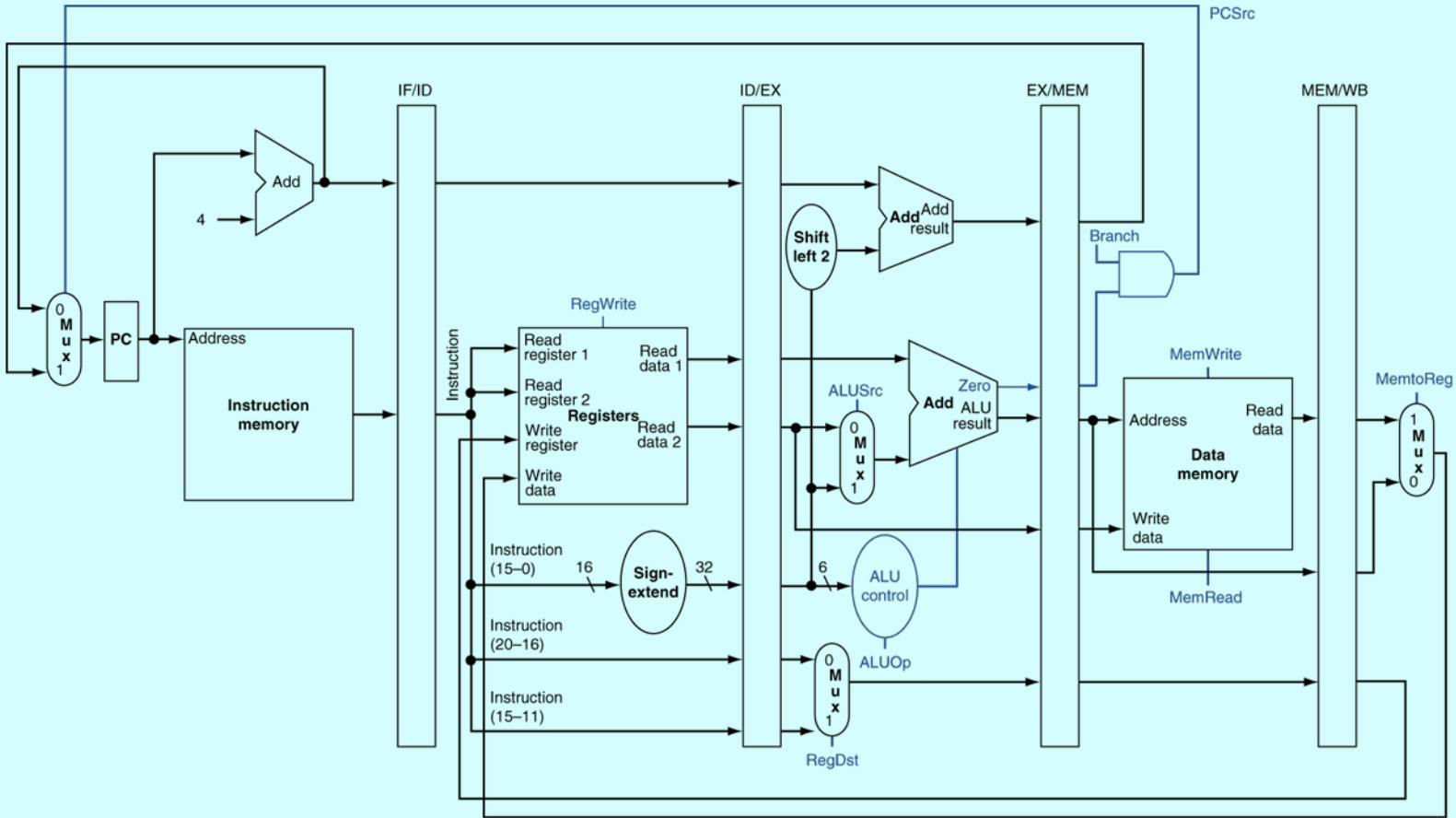
# نمودار خط لوله به صورت تک سیگلی

## • حالت خط لوله در یک سیگل

add \$14, \$5, \$6	lw \$13, 24 (\$1)	add \$12, \$3, \$4	sub \$11, \$2, \$3	lw \$10, 20(\$1)
Instruction fetch	Instruction decode	Execution	Memory	Write-back

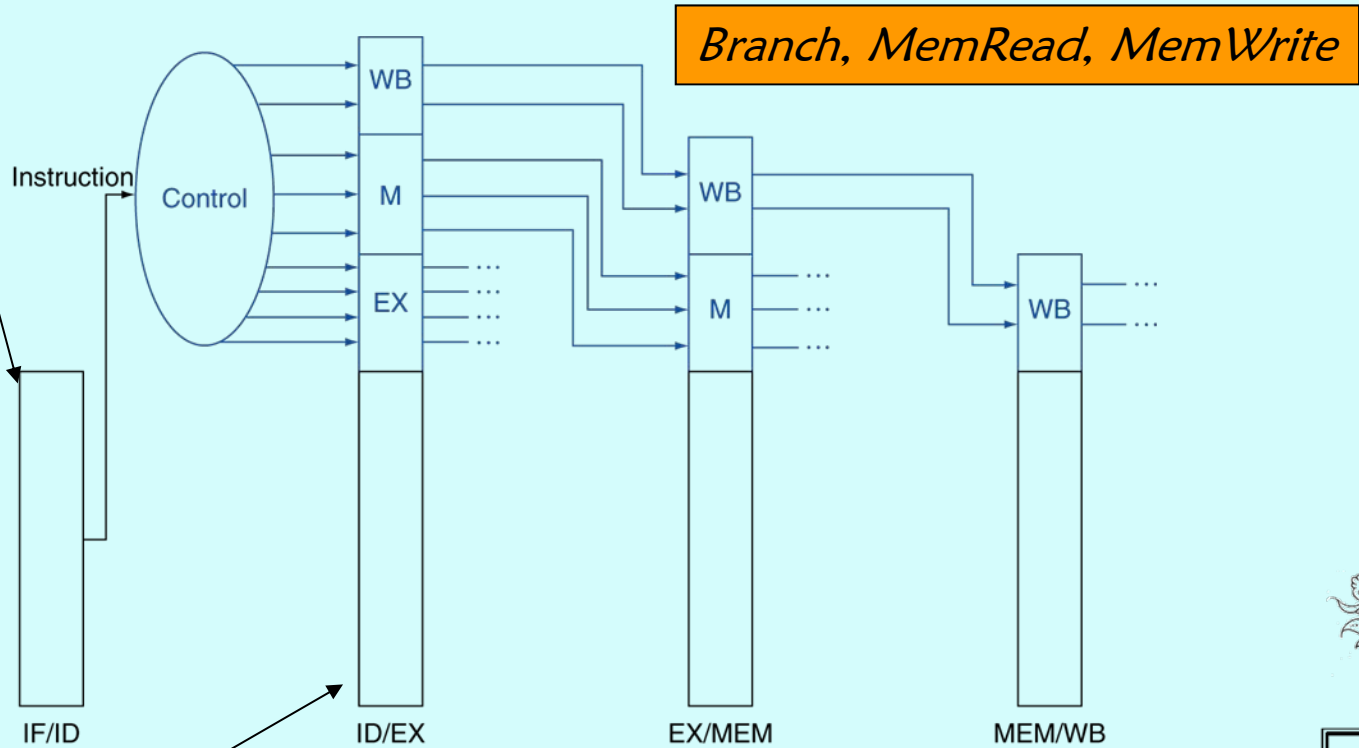


# واحد کنترل خط لوله



# واحد کنترل خط لوله (ادامه...)

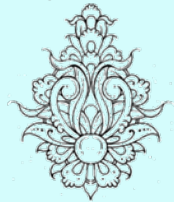
در این بخش می‌باید دستور العمل بعدی واکنشی شود، کاری که برای هر یک از دستورها به یک شیوه خواهد بود



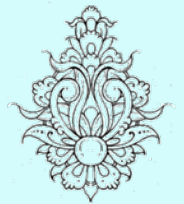
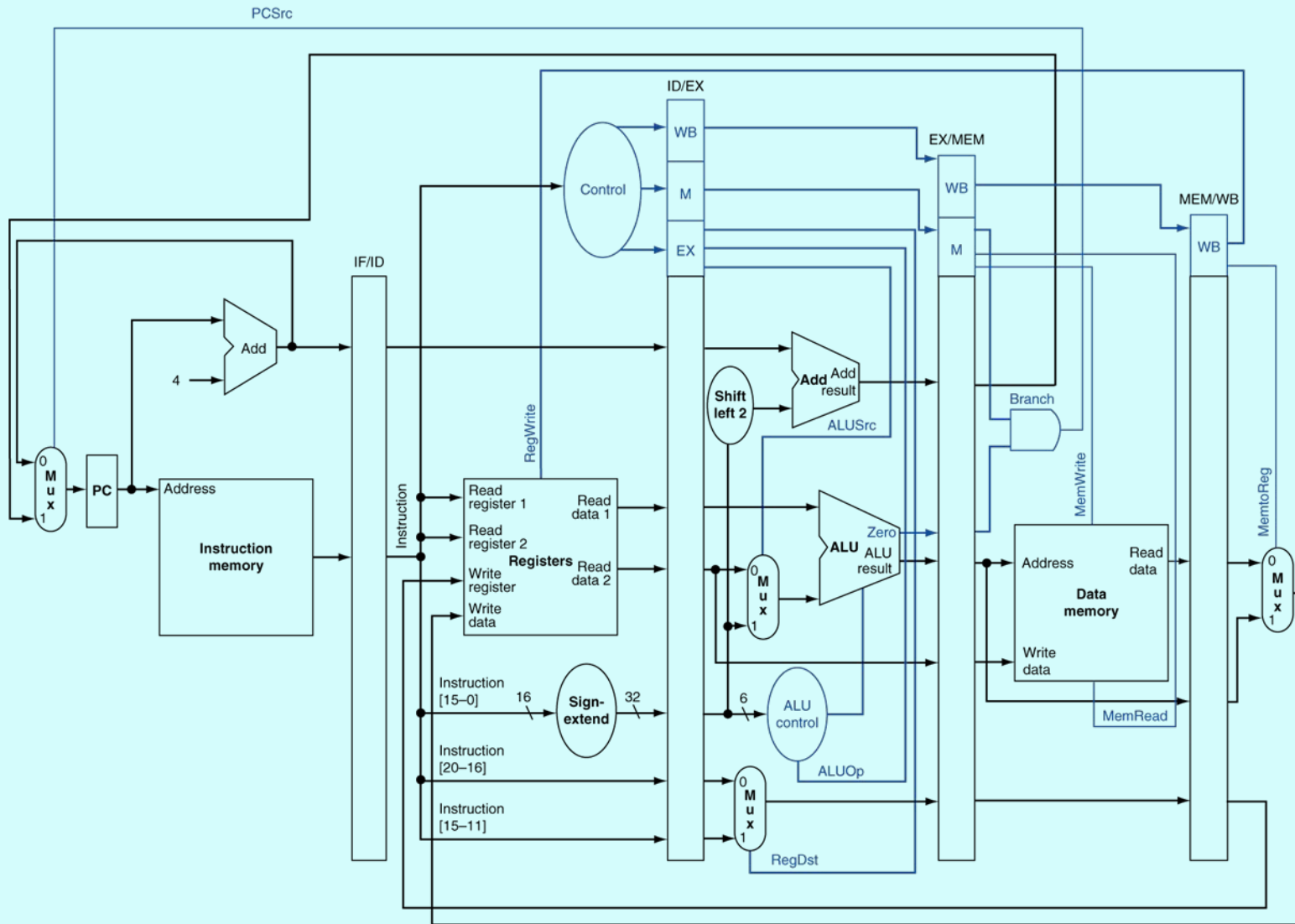
همانند تمام پیشین، نیاز به سیگنال کنترل خاصی نیست

RegDst, ALUOp, ALUSrc

MemtoReg, RegWrite



# واحد کنترل خط لوله (ادامه...)

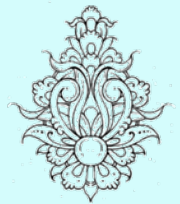




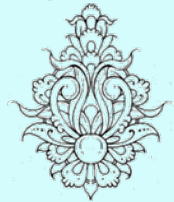
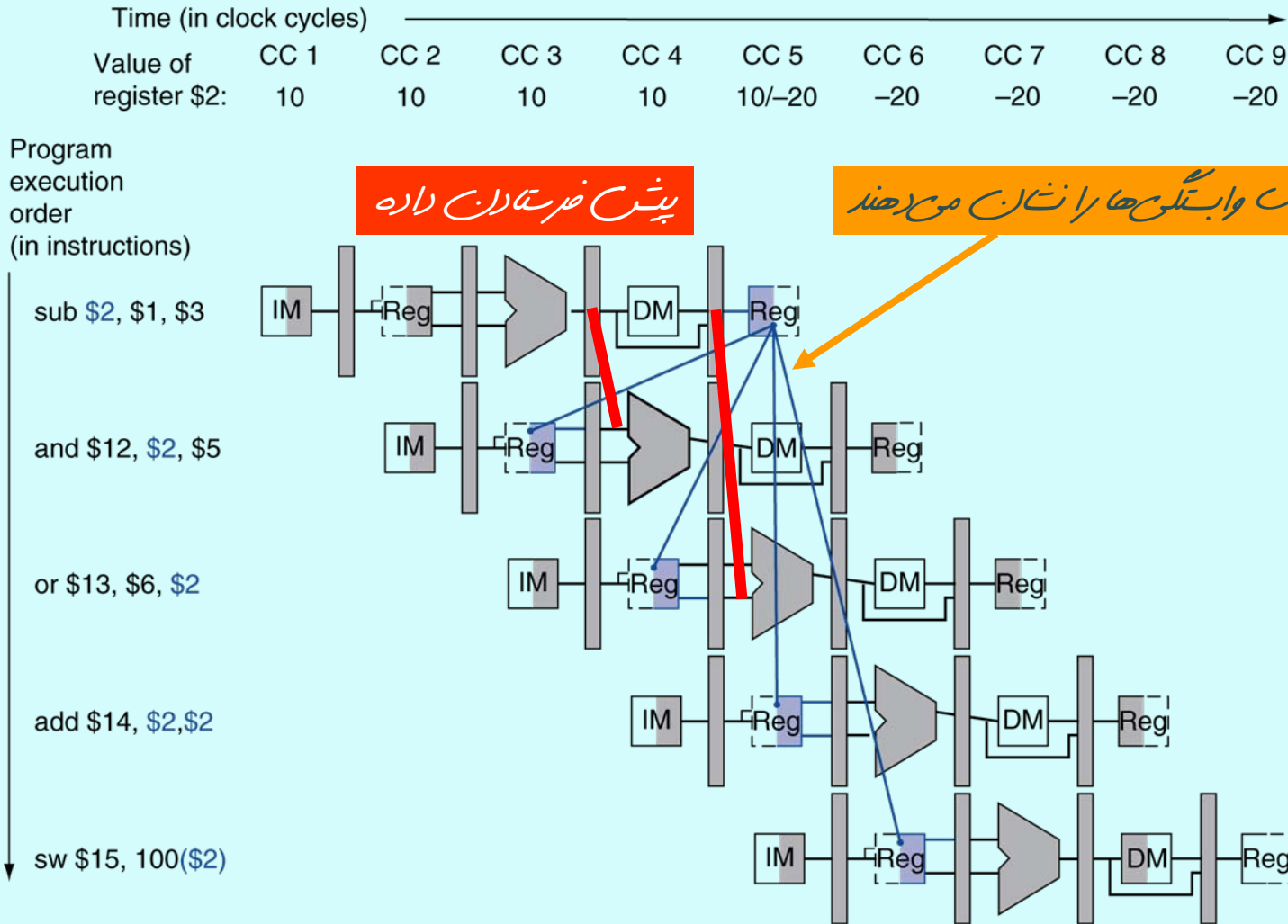
## مفادرات داده‌ای - مثال

```
sub $2, $1, $3
and $12, $2, $5
or $13, $6, $2
add $14, $2, $2
sw $15, 100($2)
```

- در این قطعه برنامه، چهار دستورالعمل آخر به مقدار \$2 وابسته هستند.
- چگونه می‌توان با پیش‌فرستادن مشکل وابستگی را حل کرد؟



# مفاهرات داده‌ای (ادامه...)



## پیش فرستادن

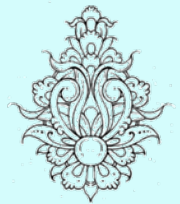
- چنانچه دیده شد، برای رهایی از مخاطرات داده، پیش فرستادن داده، راهکاری متداول است.
- در ادامه خواهیم دید پیش فرستادن چگونه انجام می شود. برای سادگی تنها حالتی را بررسی خواهیم کرد، که داده در مرحلهی EX تولید می شود.

*ID/EX.RegisterRs*

شماره‌ی ثابتی را نشان می‌دهد که مقدار آن در ثبات ID/EX خط لوله قرار دارد.

- عملوندهای ALU در کدام ثبات قرار دارند؟

*ID/EX.RegisterRs, ID/EX.RegisterRt*



پیش فرستادن (ادامه...)

• مخاطره‌ی داده در موارد زیر روی می‌دهد:

1a.  $EX/MEM.RegisterRd = ID/EX.RegisterRs$

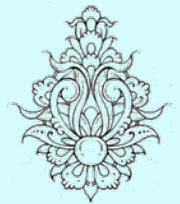
1b.  $EX/MEM.RegisterRd = ID/EX.RegisterRt$

2a.  $MEM/WB.RegisterRd = ID/EX.RegisterRs$

2b.  $MEM/WB.RegisterRd = ID/EX.RegisterRt$

Fwd from  
EX/MEM  
pipeline reg

Fwd from  
MEM/WB  
pipeline reg



نوع یک

```
sub $2, $1, $3
and $12, $2, $5
or $13, $6, $2
add $14, $2, $2
sw $15, 100($2)
```

نوع دو

بدون مخاطره

## تشخیص نیاز به پیش فرستادن

- بنابراین، می‌توان با مقایسه‌ی محتوای ثبات‌ها، مداری برای کنترل پیش‌فرستادن داده طراحی کرد.

```
sub $2, $1, $3  
and $12, $2, $5  
EX/MEM.RegisterRd = ID/EX.RegisterRs = $2
```

در همه‌ی دستورالعمل‌های مقدار فروچی *ALU*، در ثبات نوشته نمی‌شود بدین ترتیب این راهکار در همه‌ی موارد درست نخواهد بود.

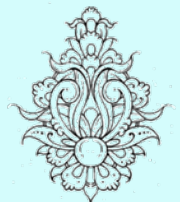
ولی

برای پیش‌گیری از این مسأله می‌توان از سیگنال‌های کنترلی مربوط به *WB* ذخیره شده در ثبات‌های قط لوله استفاده نمود.

*EX/MEM.RegWrite, MEM/WB.RegWrite*

همچنین در صورتی که ثبات شماره‌ی صفر به عنوان مقصد یک دستور استفاده شده باشد، باید از پیش فرستادن جلوگیری کرد.

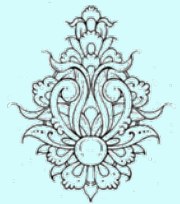
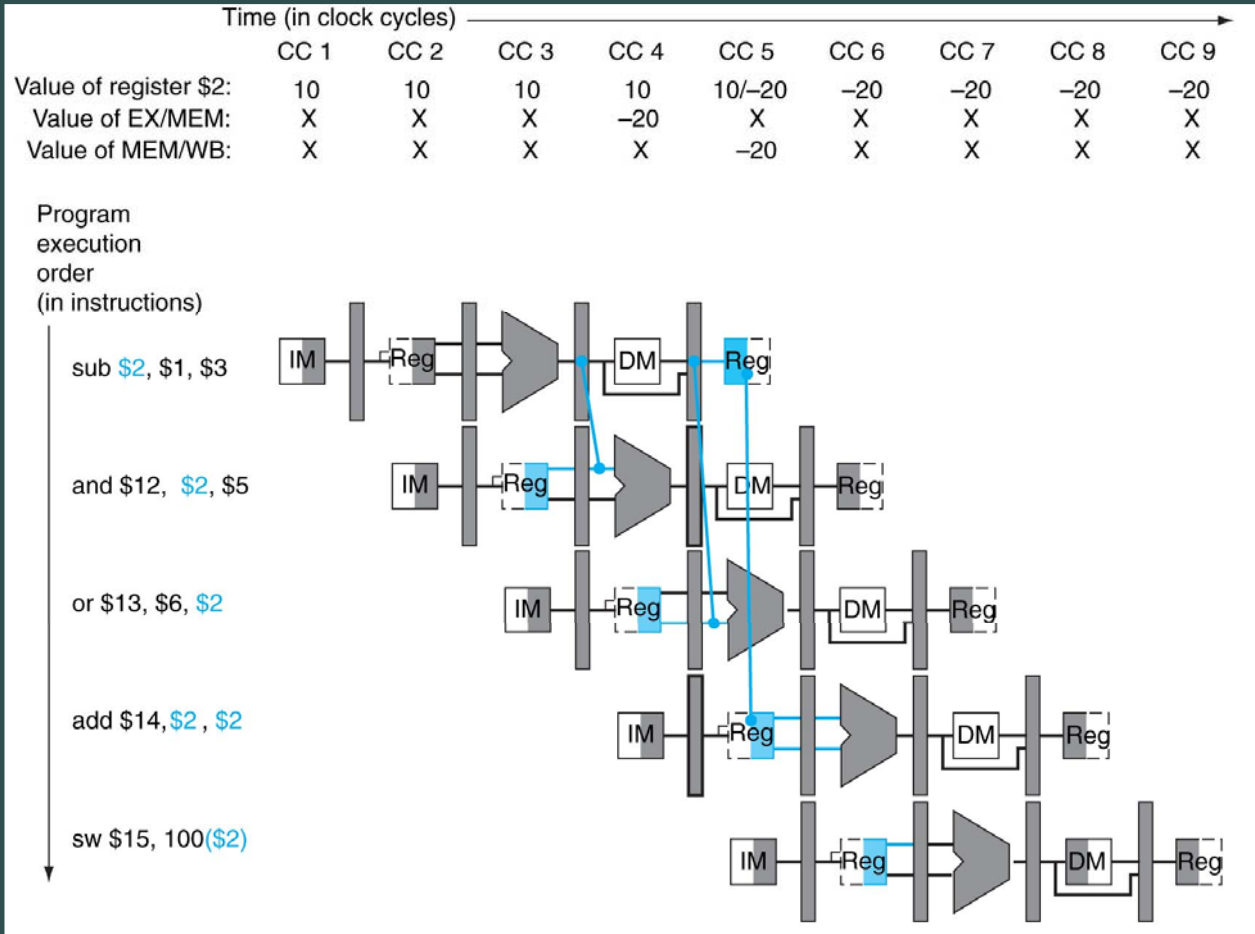
*EX/MEM.RegisterRd ≠ 0,  
MEM/WB.RegisterRd ≠ 0*



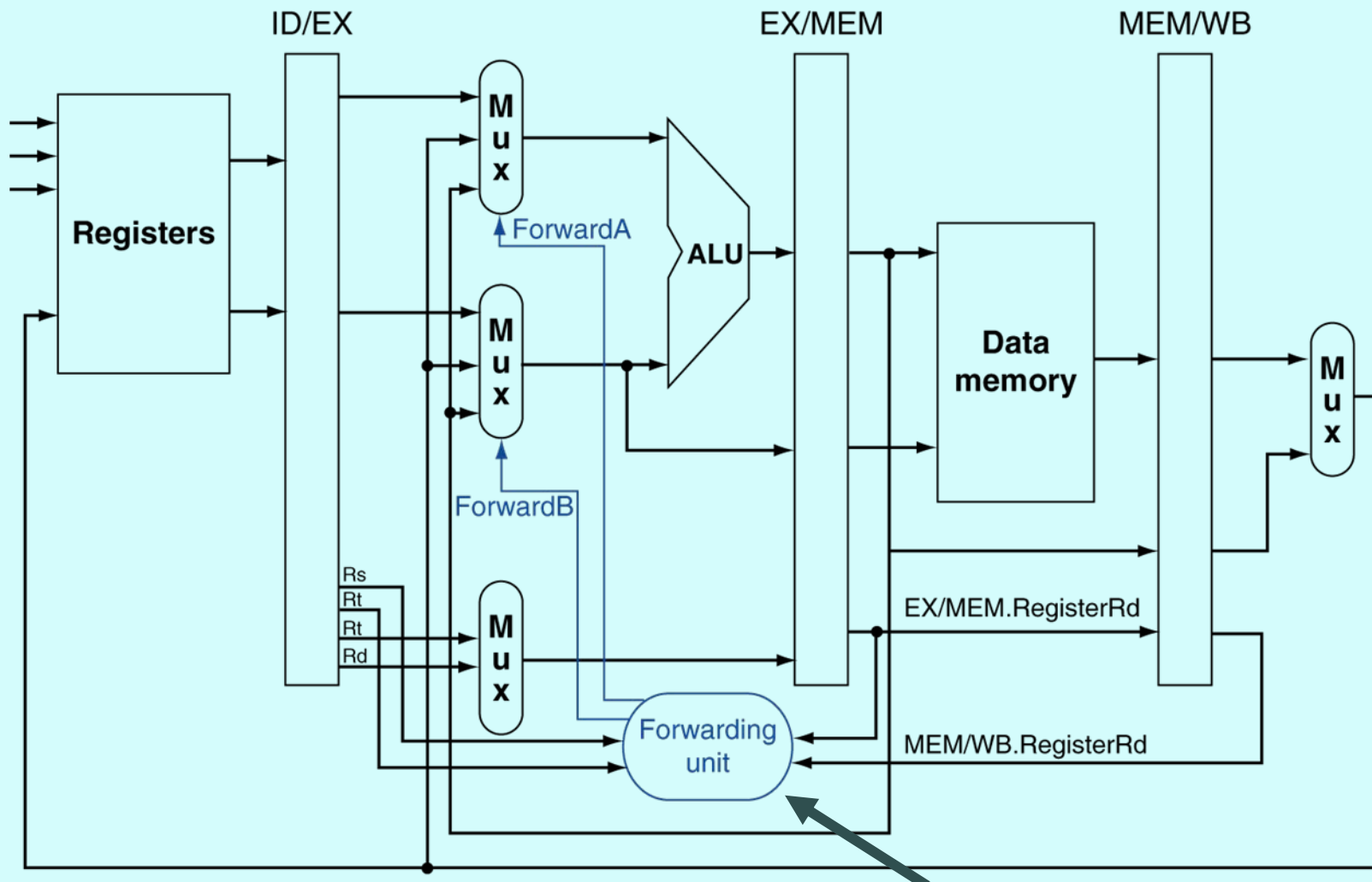
# مسیر پیش فرستادن داده

باتخصیص زمانهایی که پیش فرستادن لازم است، نیمه از مشکلات حل شد.  
 هنوز نیمی دیگر باقی مانده است

:D

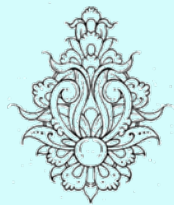


# مسیر پیش فرستادن داده (ادامه...)

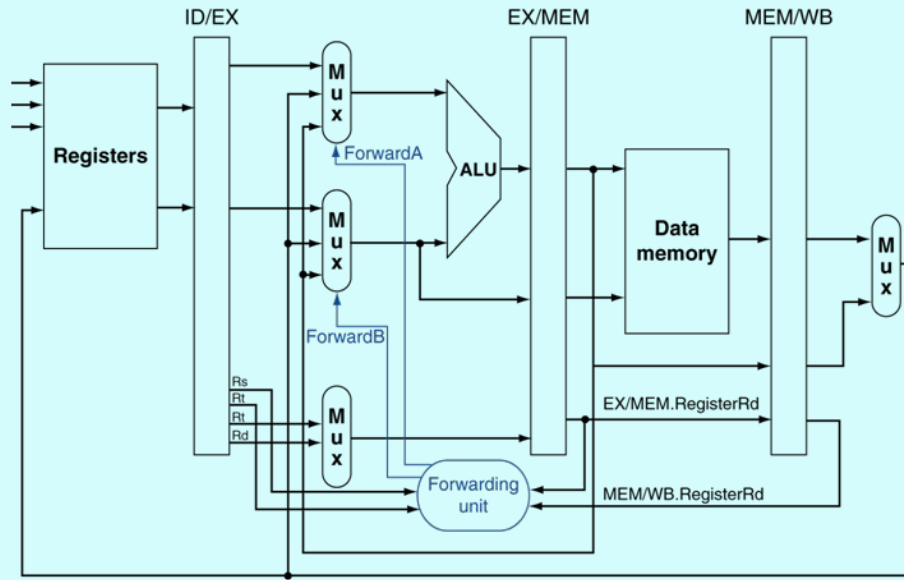


b. With forwarding

نظریه پیش فرستادن در مرحله EX قرار دارد، چرا که  
 حالتی پلاس پیش فرستادن در این مرحله قرار دارد.

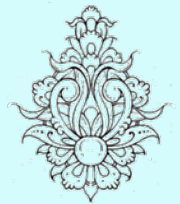


# مسیر پیش فرستادن داده (ادامه...)



b. With forwarding

Mux control	Source	Explanation
ForwardA = 00	ID/EX	The first ALU operand comes from the register file.
ForwardA = 10	EX/MEM	The first ALU operand is forwarded from the prior ALU result.
ForwardA = 01	MEM/WB	The first ALU operand is forwarded from data memory or an earlier ALU result.
ForwardB = 00	ID/EX	The second ALU operand comes from the register file.
ForwardB = 10	EX/MEM	The second ALU operand is forwarded from the prior ALU result.
ForwardB = 01	MEM/WB	The second ALU operand is forwarded from data memory or an earlier ALU result.





# شرایط پیش فرستادن

- EX hazard

- if (EX/MEM.RegWrite and (EX/MEM.RegisterRd  $\neq$  0) and (EX/MEM.RegisterRd = ID/EX.RegisterRs))

ForwardA = 10

- if (EX/MEM.RegWrite and (EX/MEM.RegisterRd  $\neq$  0) and (EX/MEM.RegisterRd = ID/EX.RegisterRt))

ForwardB = 10

- MEM hazard

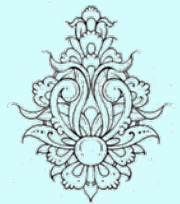
- if (MEM/WB.RegWrite and (MEM/WB.RegisterRd  $\neq$  0) and (MEM/WB.RegisterRd = ID/EX.RegisterRs))

ForwardA = 01

- if (MEM/WB.RegWrite and (MEM/WB.RegisterRd  $\neq$  0) and (MEM/WB.RegisterRd = ID/EX.RegisterRt))

ForwardB = 01

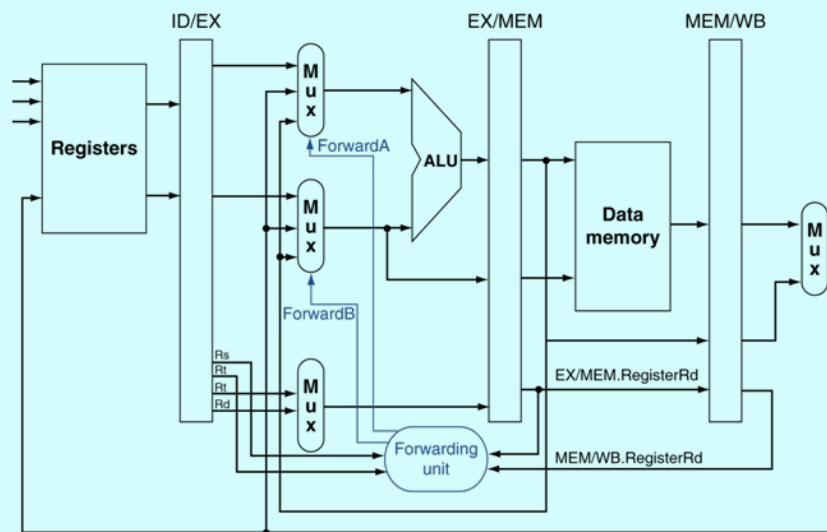
اگر هر دوی این شرایط با هم رخ داد، چه اشکالی ایجاد می شود؟



# شرایط پیش فرستادن (ادامه...)

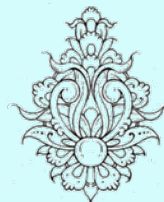
- در این قطعه برنامه هر دو نوع مخاطره رخ می‌دهد.

```
add $I,$I,$2  
add $I,$I,$3  
add $I,$I,$4
```



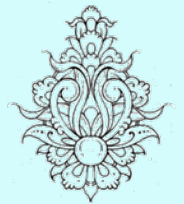
در این حالت آخرین نتیجه باید فرستاده شود،  
در نتیجه داده‌ی موجود در مرحله‌ی MEM فرستاده می‌شود.

- بنابراین باید تخییراتی در مخاطره‌ی MEM بدهیم

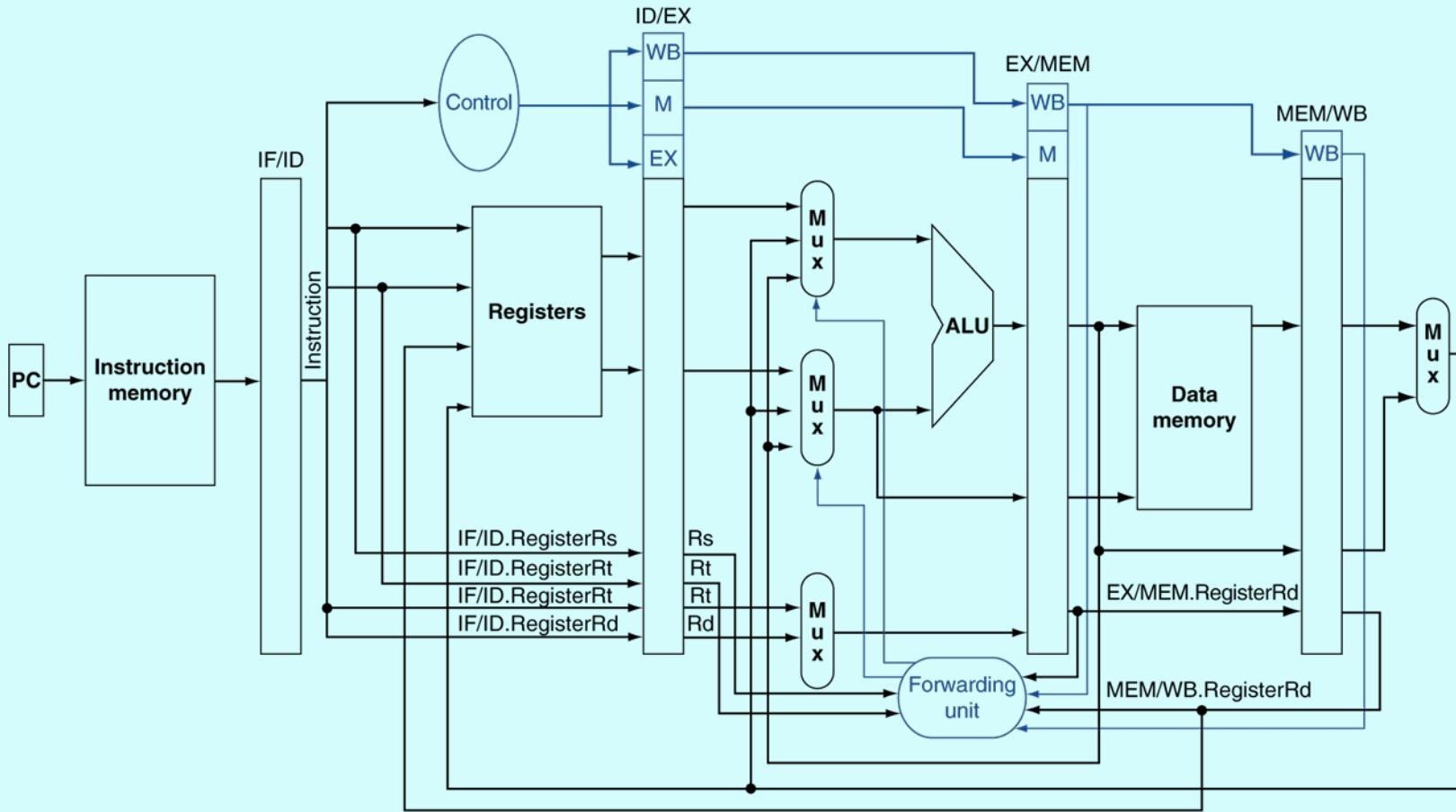


# شرایط پیش فرستادن (ادامه...)

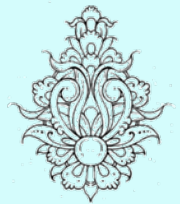
- MEM hazard
  - if (MEM/WB.RegWrite and (MEM/WB.RegisterRd  $\neq$  0)  
and not (EX/MEM.RegWrite and (EX/MEM.RegisterRd  $\neq$  0)  
and (EX/MEM.RegisterRd = ID/EX.RegisterRs))  
and (MEM/WB.RegisterRd = ID/EX.RegisterRs))  
ForwardA = 01
  - if (MEM/WB.RegWrite and (MEM/WB.RegisterRd  $\neq$  0)  
and not (EX/MEM.RegWrite and (EX/MEM.RegisterRd  $\neq$  0)  
and (EX/MEM.RegisterRd = ID/EX.RegisterRt))  
and (MEM/WB.RegisterRd = ID/EX.RegisterRt))  
ForwardB = 01



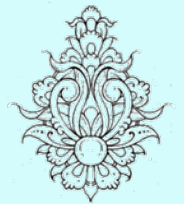
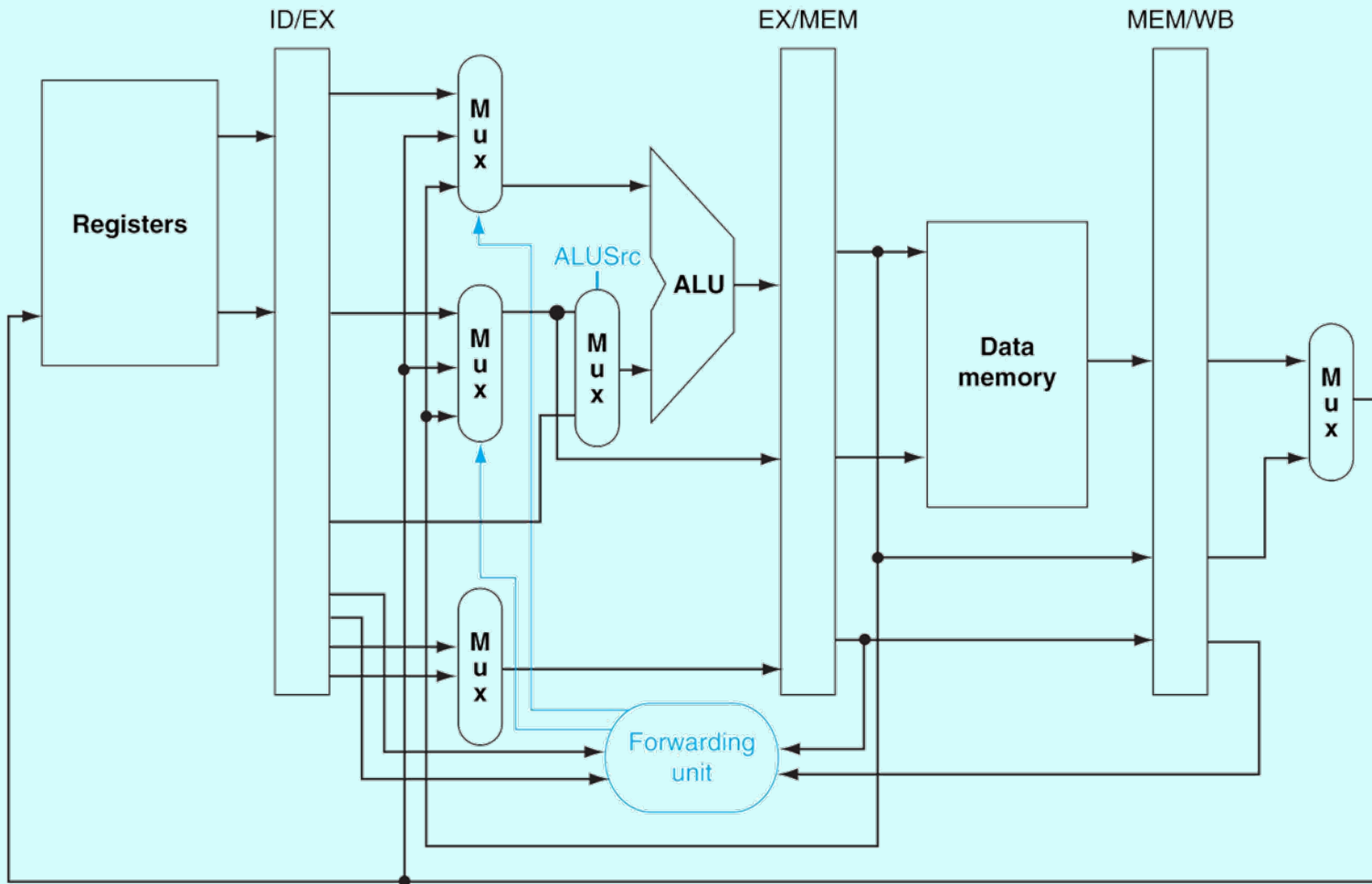
# شرایط پیش فرستادن (ادامه...)



در این شکل بخشی که برای ارسال داده‌ی ثابت به ALU بود، حذف شده است

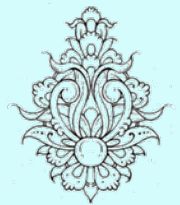
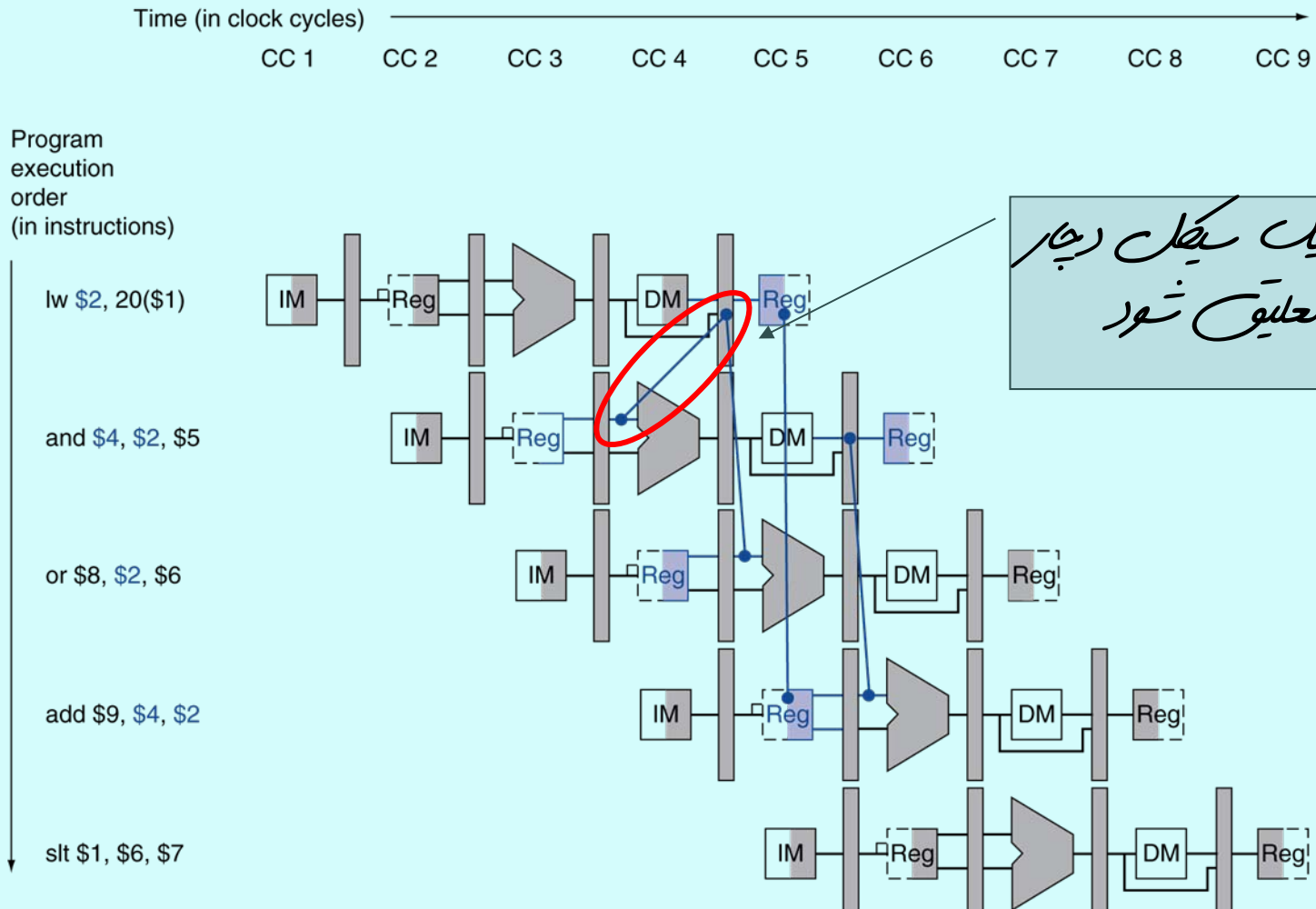


# شرایط پیش فرستادن (ادامه...)



if at first you don't succeed, redefine success

# پیش فرستادن و تعلیق



بنابراین افزودن به واحد پیش فرستادن به واحدهای خاص مفایده نیز نیاز داریم

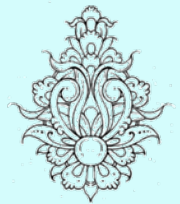
## واحد تشخیص مخاطره

به نظر شما این واحد در کدام مرحله قرار دارد؟

- در ID هنگامی که دستورالعمل کدگشایی می‌شود، وقوع مخاطره بررسی می‌شود.
  - به عنوان مثال در استفاده از داده‌ی در حال بارگذاری
- IF/ID.RegisterRs, IF/ID.RegisterRt –  
شماره‌ی ثبات‌های عملوند ALU می‌باشد.

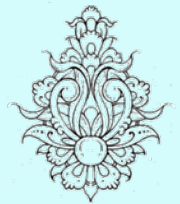
*ID/EX.MemRead and  
((ID/EX.RegisterRt = IF/ID.RegisterRs) or  
(ID/EX.RegisterRt = IF/ID.RegisterRt))*

تعلیق: یک جابج‌واردن



## وارد کردن جاب

- در این حال **دستور تهی (nop)** وارد خط لوله می‌شود.
  - تمام خطوط کنترلی غیر فعال (برابر با '0') می‌شود.
  - به جز سیگنال‌های نوشتن در حافظه، مقدار باقی سیگنال‌ها اهمیتی ندارد.
  - مقدار PC افزایش نمی‌یابد.
  - دستورالعمل دوباره واکنشی می‌شود.
  - و دوباره کدگشایی می‌شود.

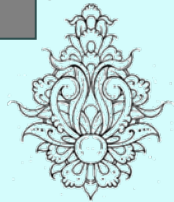
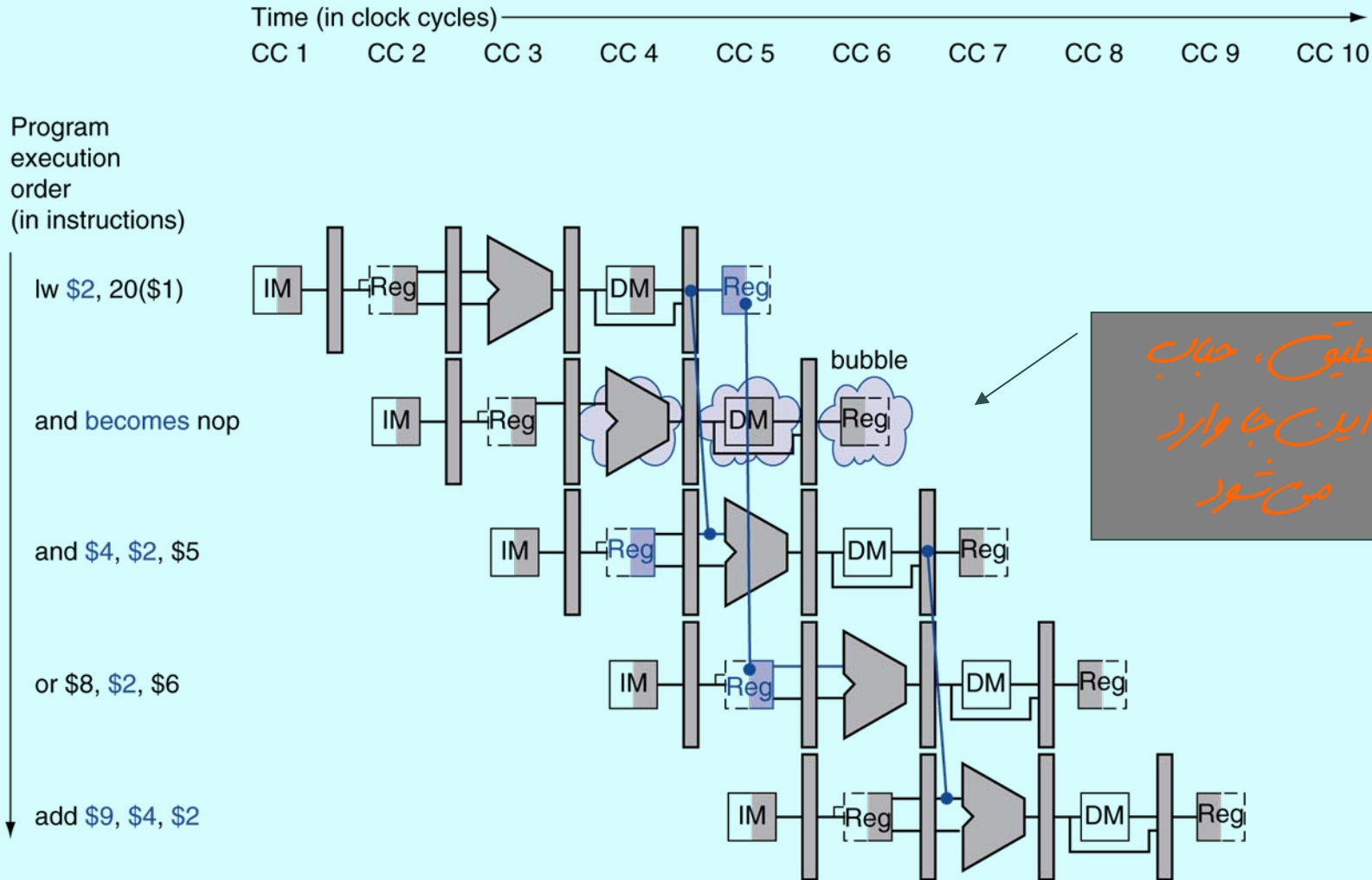


## The BIG Picture

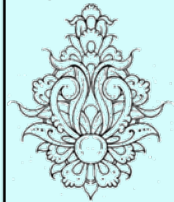
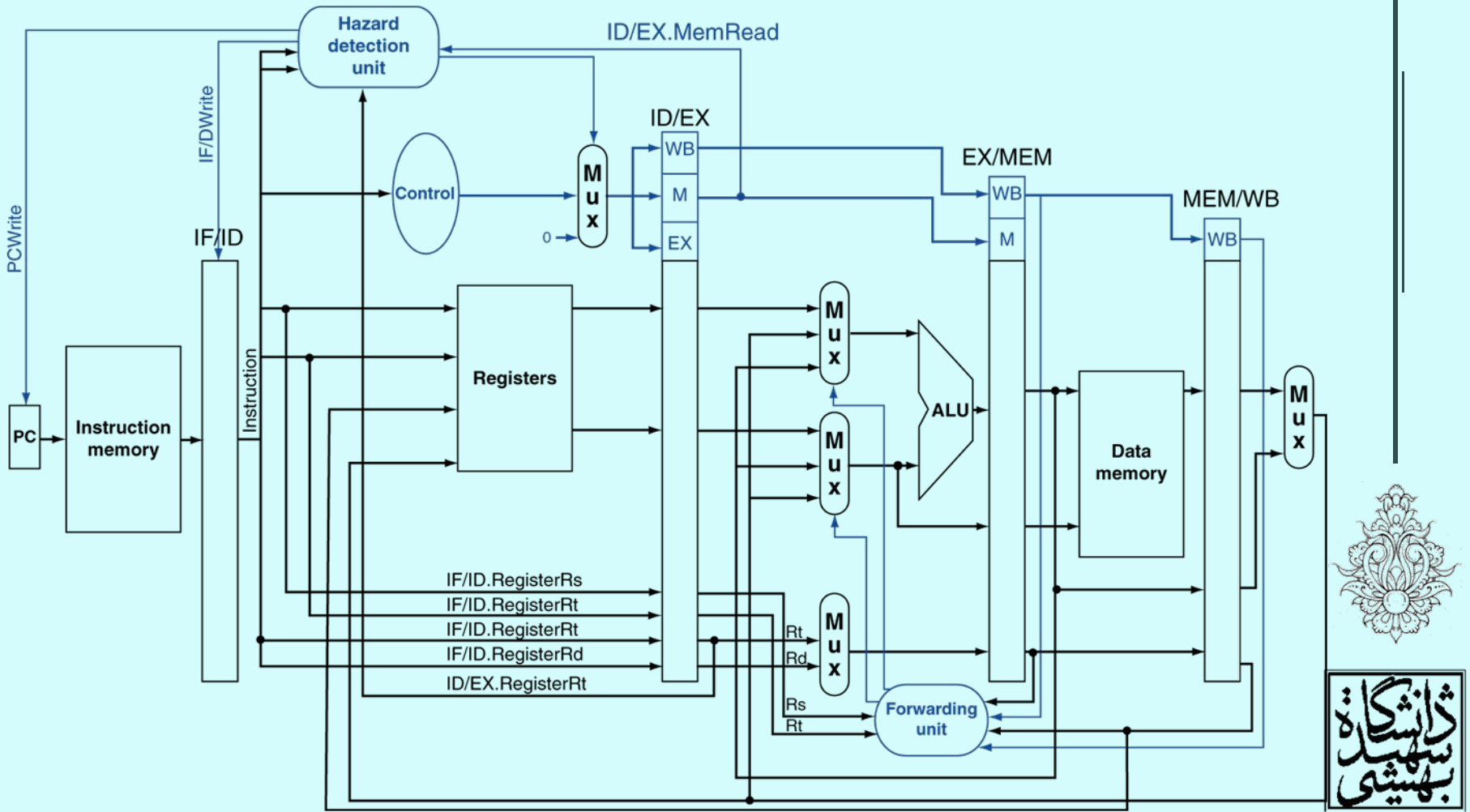
هر چند در تشخیص مخاطرات، سخت‌افزار نقش اصلی را ایفا می‌کند  
لازم است کامپایلر بر نحوه کار خط لوله مسلط باشد



# وارد کردن حباب (ادامه...)

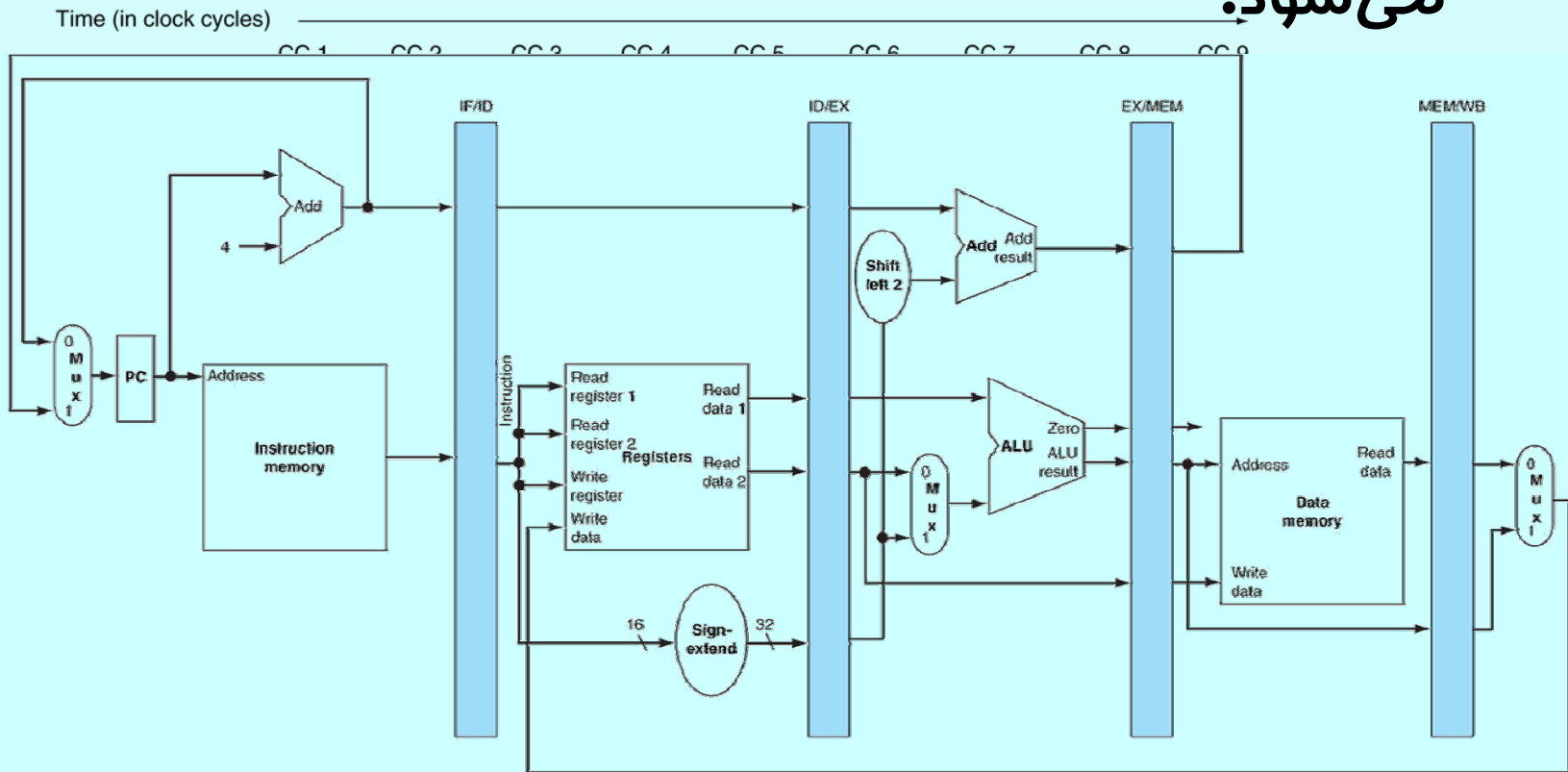


# داده‌گذر همراه با مدار تشخیص خطا



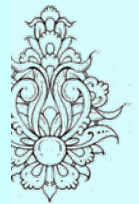
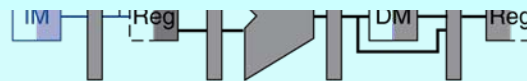
ژانسیکا  
سپید  
بهشتی

## نتيجه‌ي دستور پيش در مرحله‌ي MEM مشخص مي‌شود.



72 IW \$4, 50(\$7)

PC

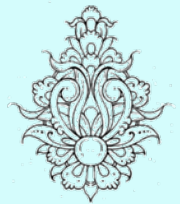


دانشگاه  
تهران  
پهشتي

## مفادرات كئئرلى (ادامه...)

- ايجاد ءعللق، موجب كئدى مى شؤء.
- يك راه حل، اين است كه فرض كنيم هيچ پرشلى انجاه نمى شؤء.
- در صورت ءءقق، اجراى دستورات واكشى شده، ملغى مى گردد.
- براى اين كار سيگنالهاى كئئرلى **غيرفعال** مى شؤء.
- دستوراتءعملها از ءبات خط لوله پاى مى شؤء.

*flush*



## مفاهرات كنترلی (ادامه...)

- راه دیگر، کوتاه کردن مسیر انجام دستورات عمل‌های پرش شرطیست، (در مرحله‌ی ID) که شامل دو کار است.

Target address adder

– محاسبه‌ی سریع آدرس محل پرش

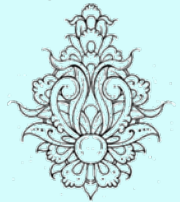
– محاسبه‌ی سریع شرط

Register comparator

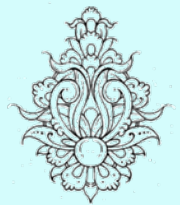
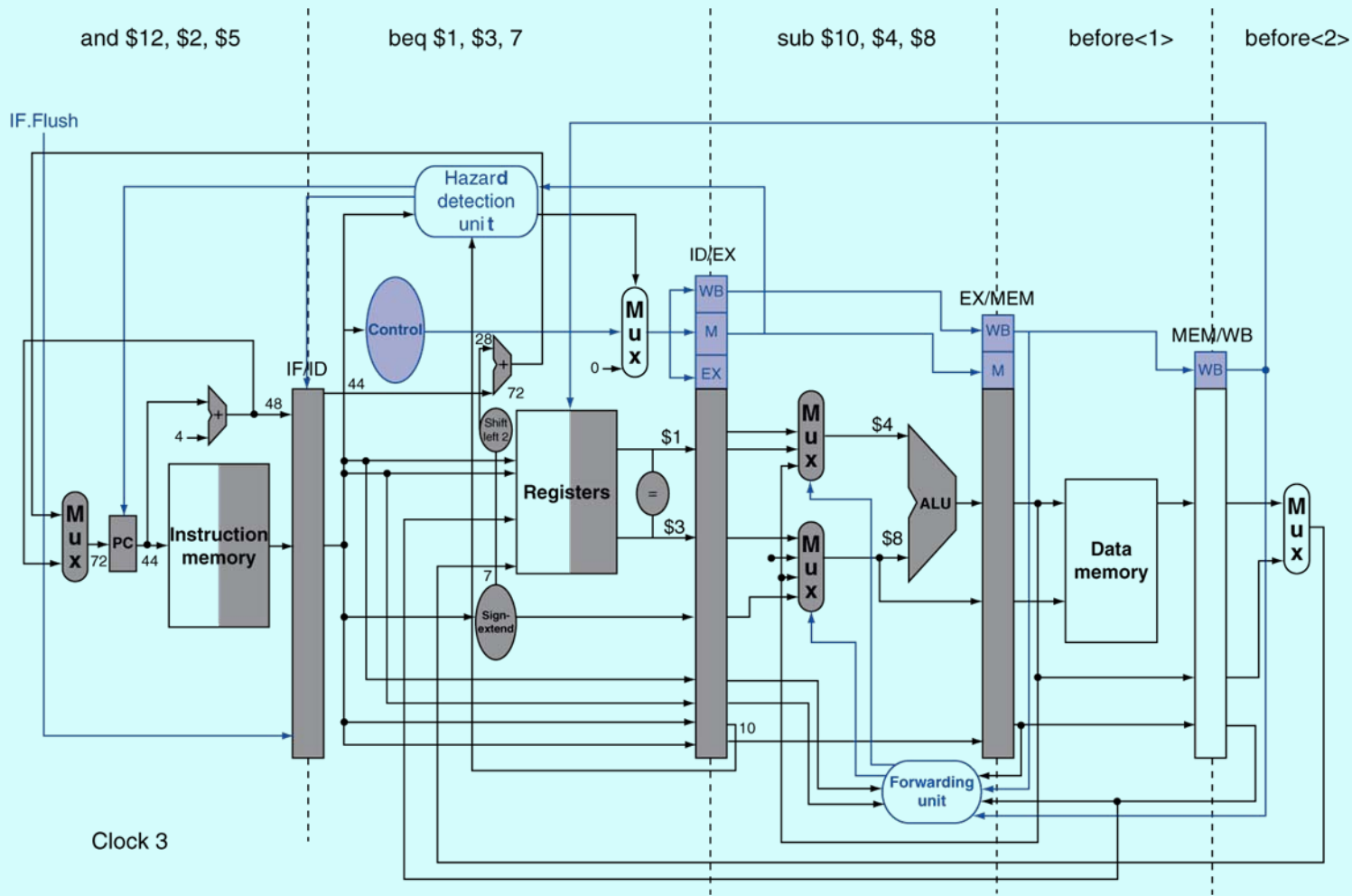
- در صورت انجام چنین کاری می‌باید تخییراتی در مدار تشخیص مخاطره و مدار ایجاد جابجایی وجود آورد.

```
36:  sub    $10, $4, $8
40:  beq   $1,  $3, 7
44:  and   $12, $2, $5
48:  or    $13, $2, $6
52:  add   $14, $4, $2
56:  slt   $15, $6, $7
    ...
72:  lw    $4, 50($7)
```

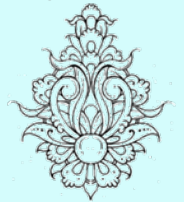
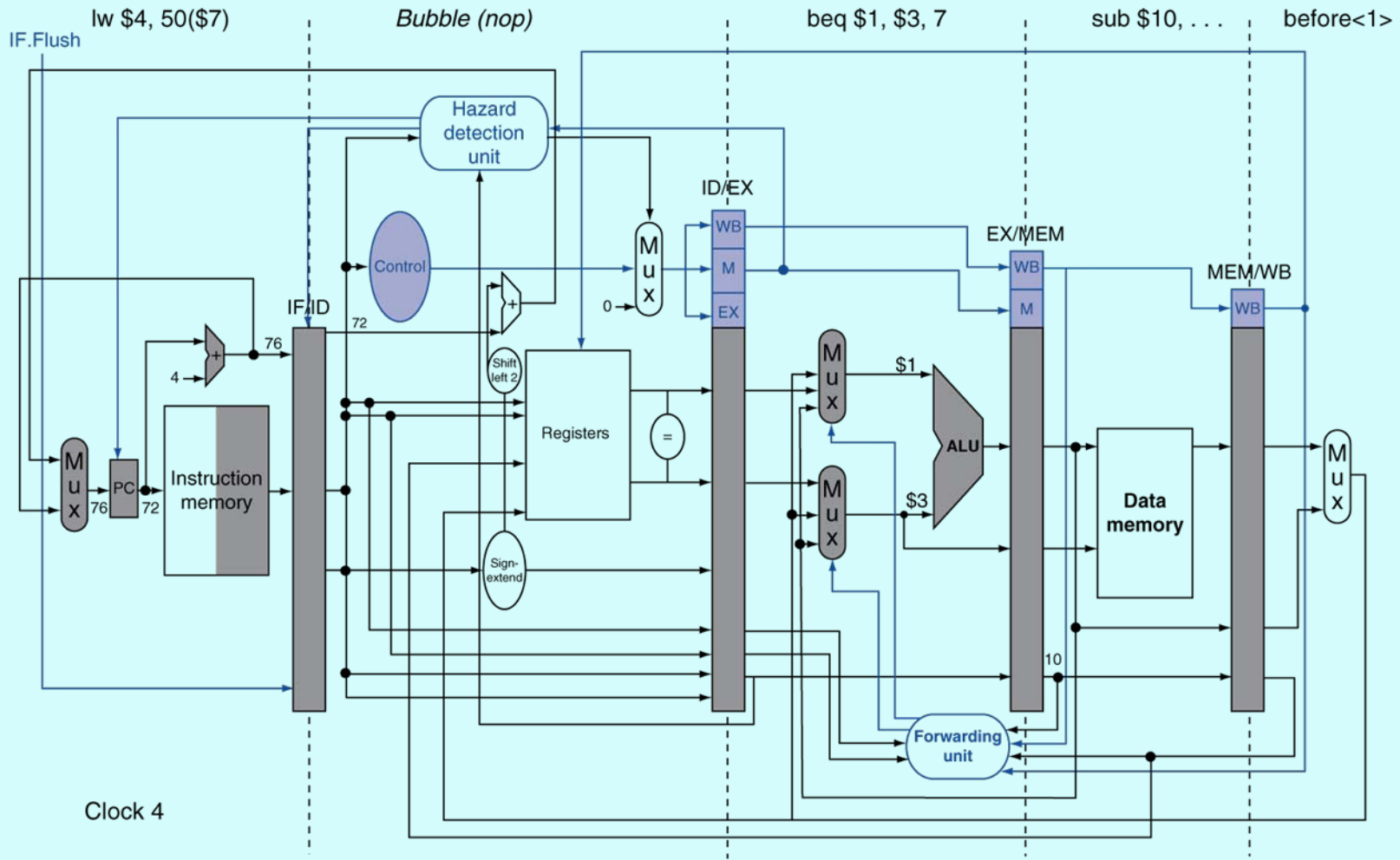
مثال



# در صورت تحقق شرط

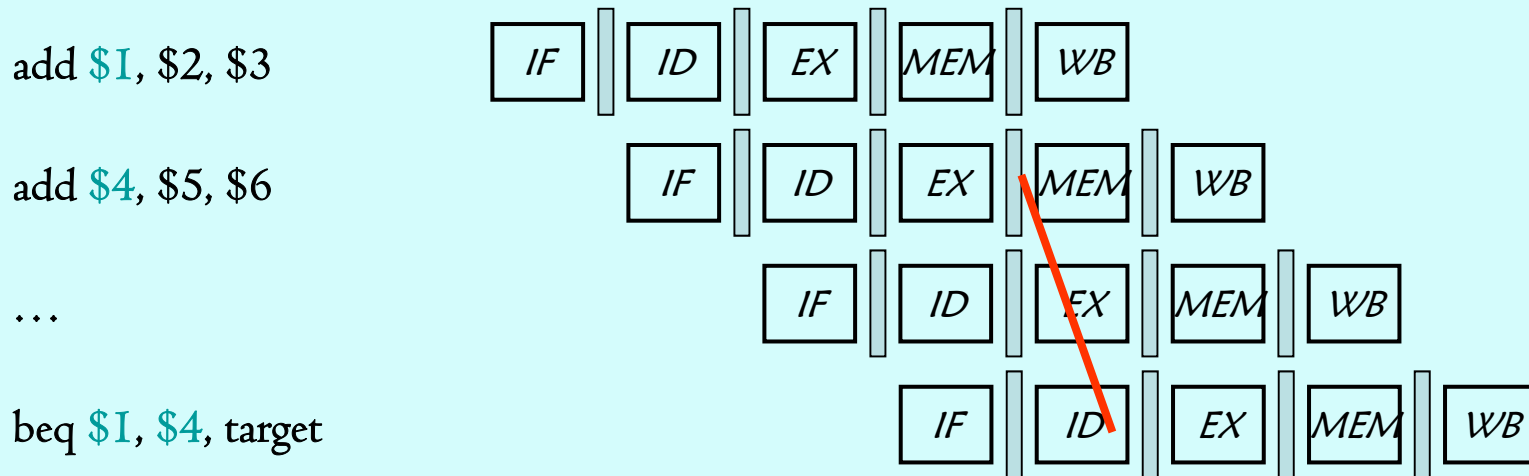


# در صورت عدم تحقق شرط (ادامه...)



# مخاطره‌ی داده در پرش شرطی

- در صورتی‌که ثبات مقایسه به داده‌ای احتیاج داشته باشد، که هنوز تکمیل نشده، مخاطره‌ی داده رخ می‌دهد.



با پیش‌فرستادن داده قابل حل می‌باشد.

