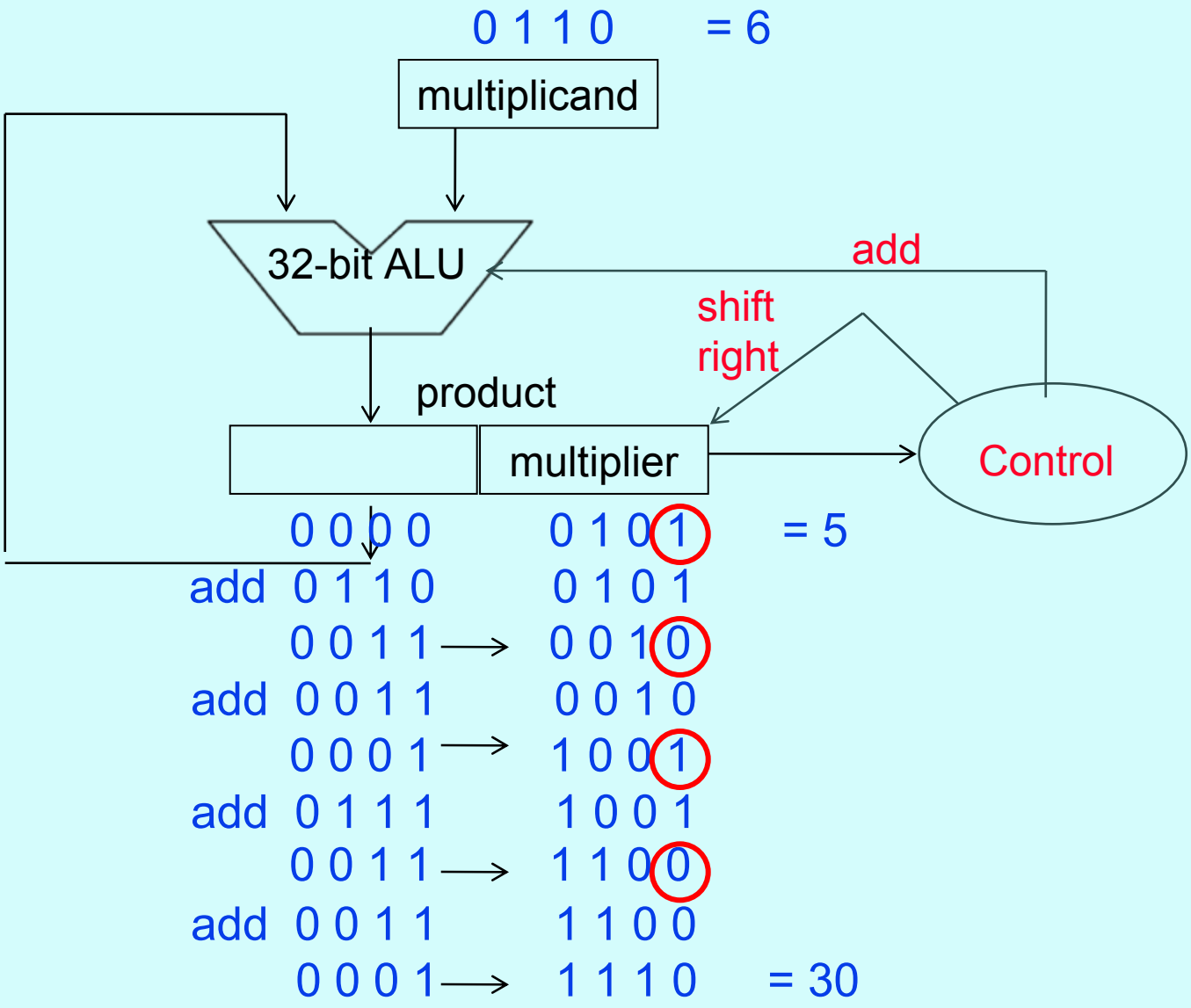
معماری کامپیوتر (۱۳۹۱-۱۱-۱۳)
جلسه‌ی دهم

دانشگاه شهید بهشتی
دانشکده‌ی مهندسی برق و کامپیوتر
بهار ۱۳۹۱
احمد محمودی ازناوه

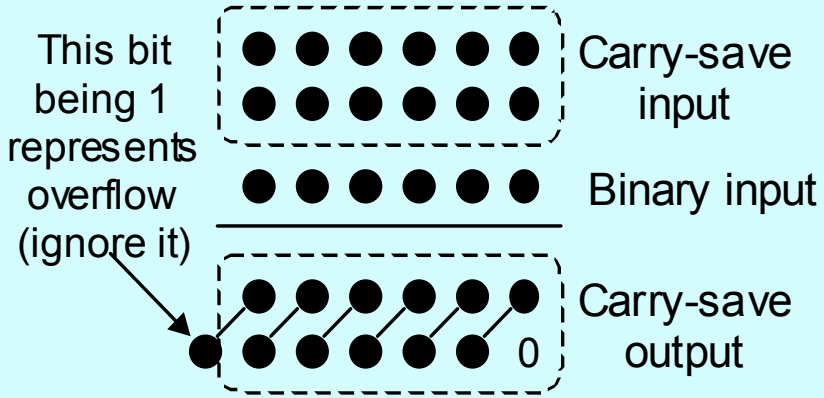
فهرست مطالب

- مروری بر جلسه‌ی پیش
- تقسیم
- ممیز شناور

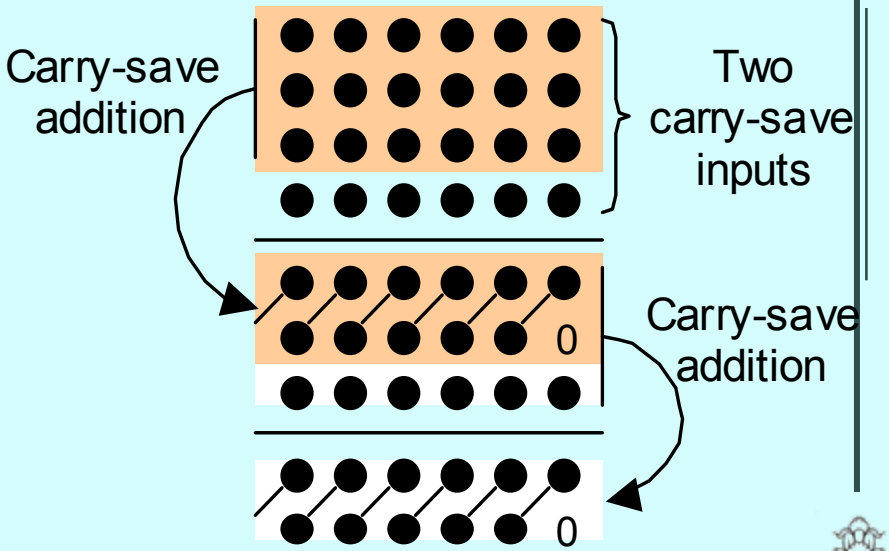
مثال:


0 1 1 0 = 6
multiplicand
32-bit ALU
add
shift
right
product
multiplier
Control
0 0 0 0 0 1 0 1 = 5
add 0 1 1 0 0 1 0 1
0 0 1 1 → 0 0 1 0
add 0 0 1 1 0 0 1 0
0 0 0 1 → 1 0 0 1
add 0 1 1 1 1 0 0 1
0 0 1 1 → 1 1 0 0
add 0 0 1 1 1 1 0 0
0 0 0 1 → 1 1 1 0 = 30

Carry save adder

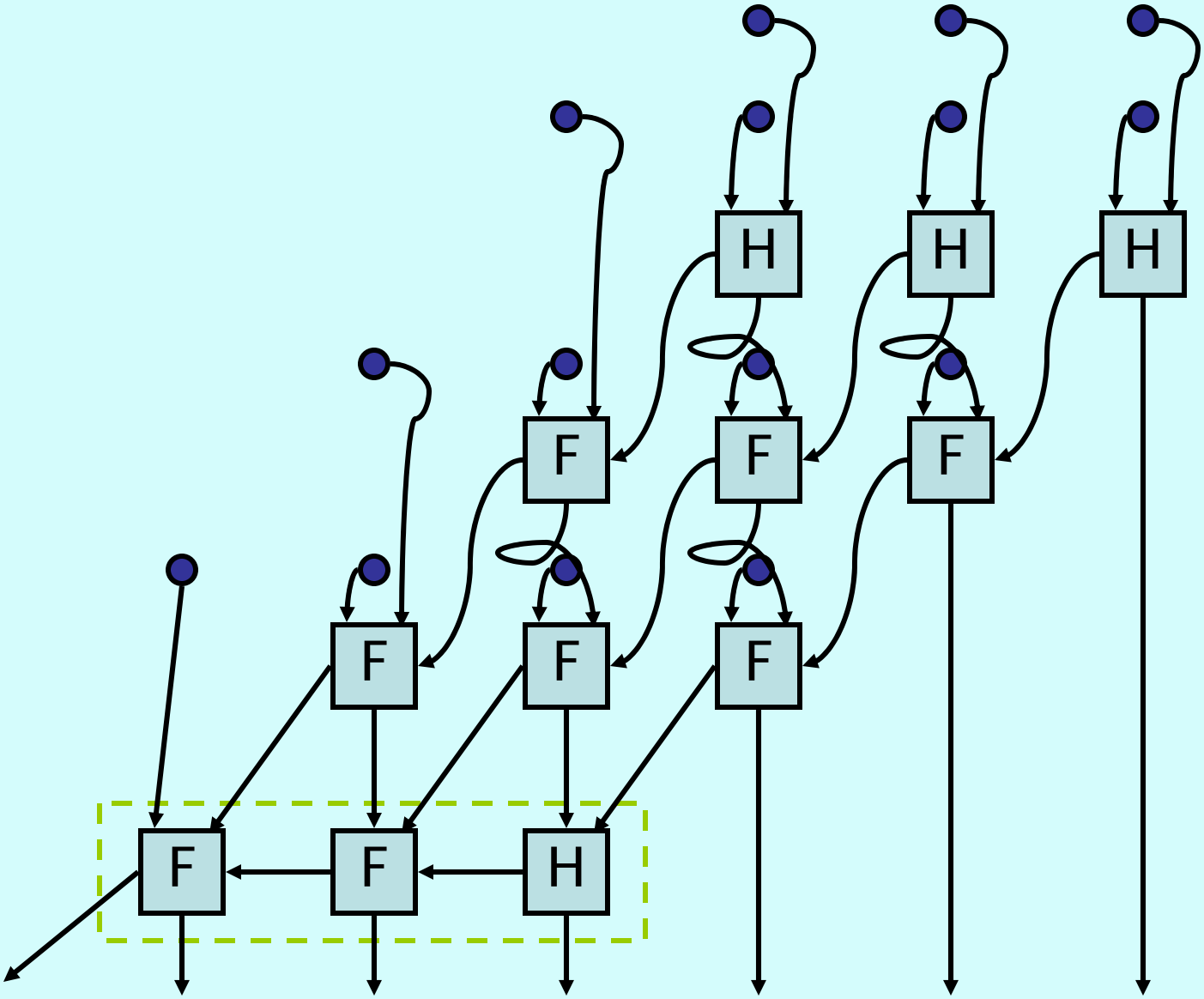


a. Carry-save addition.

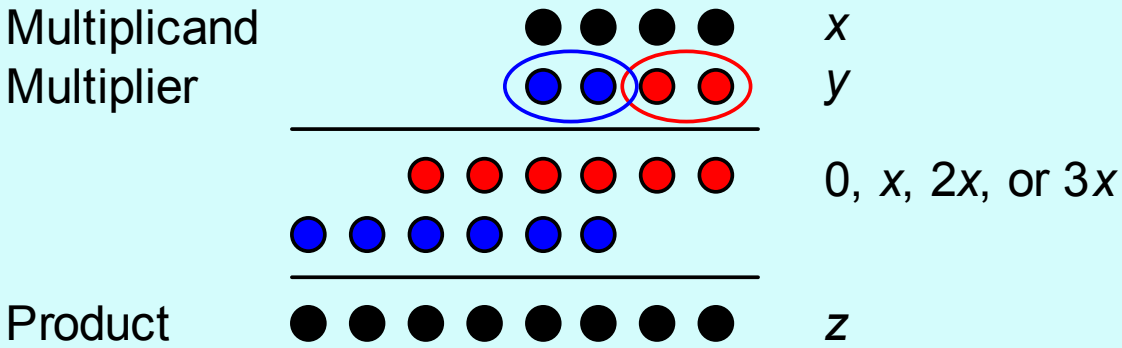


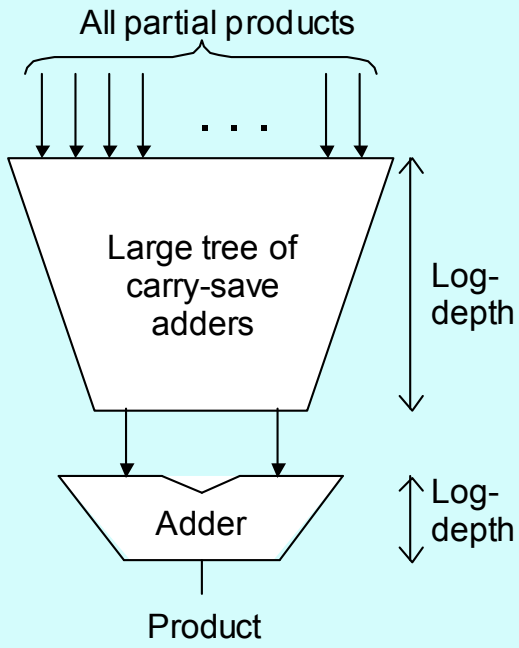
b. Adding two carry-save numbers.

Carry save adder

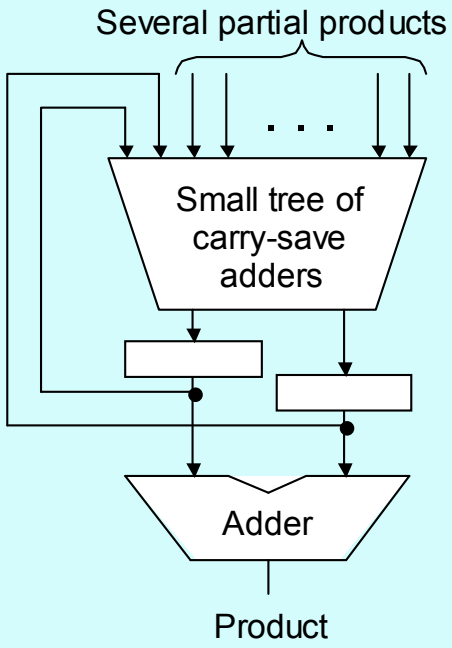


ضرب‌کننده‌های سریع (ادامه...)



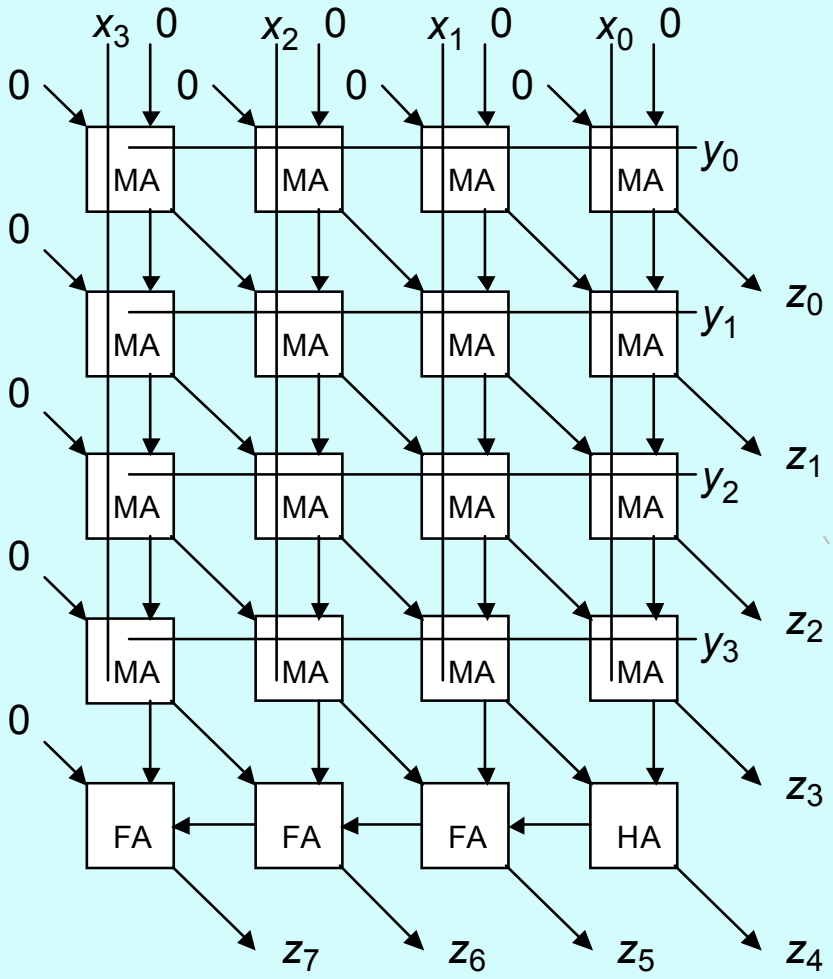


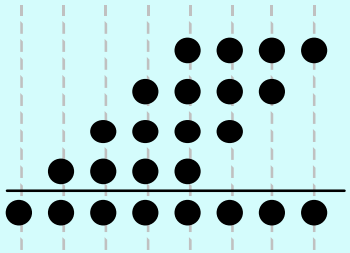
(a) Full-tree multiplier



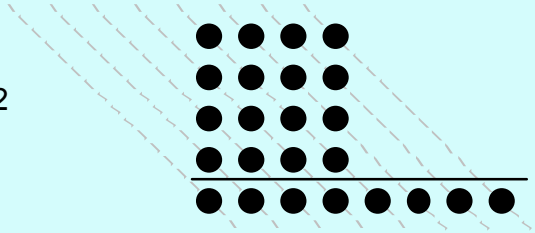
(b) Partial-tree multiplier

ضرب‌کننده‌های آرایه‌ای (ادامه...)





Our original dot-notation representing multiplication



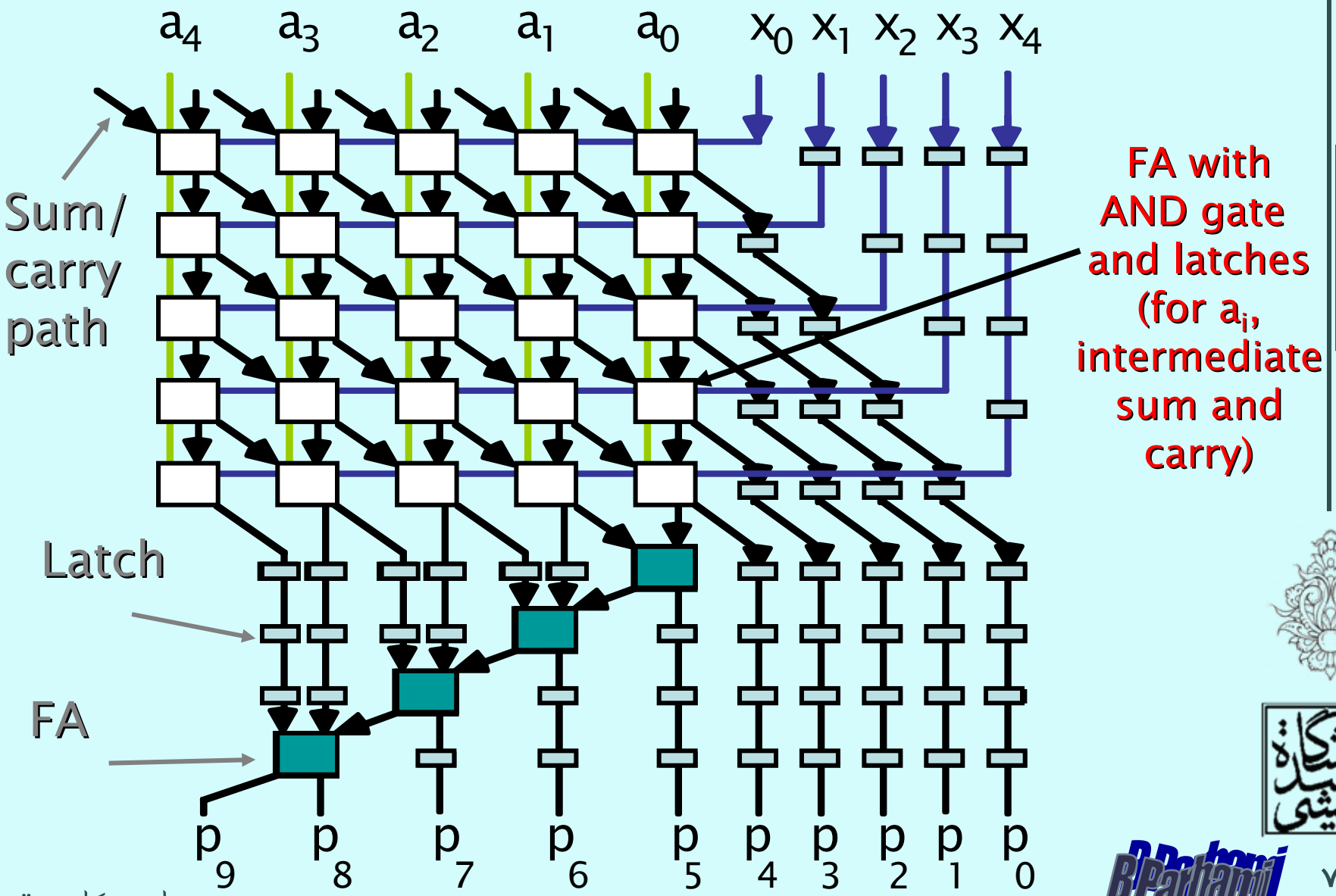
Straightened dots to depict array multiplier to the left

ضرب‌کننده‌ی آرایه‌ای

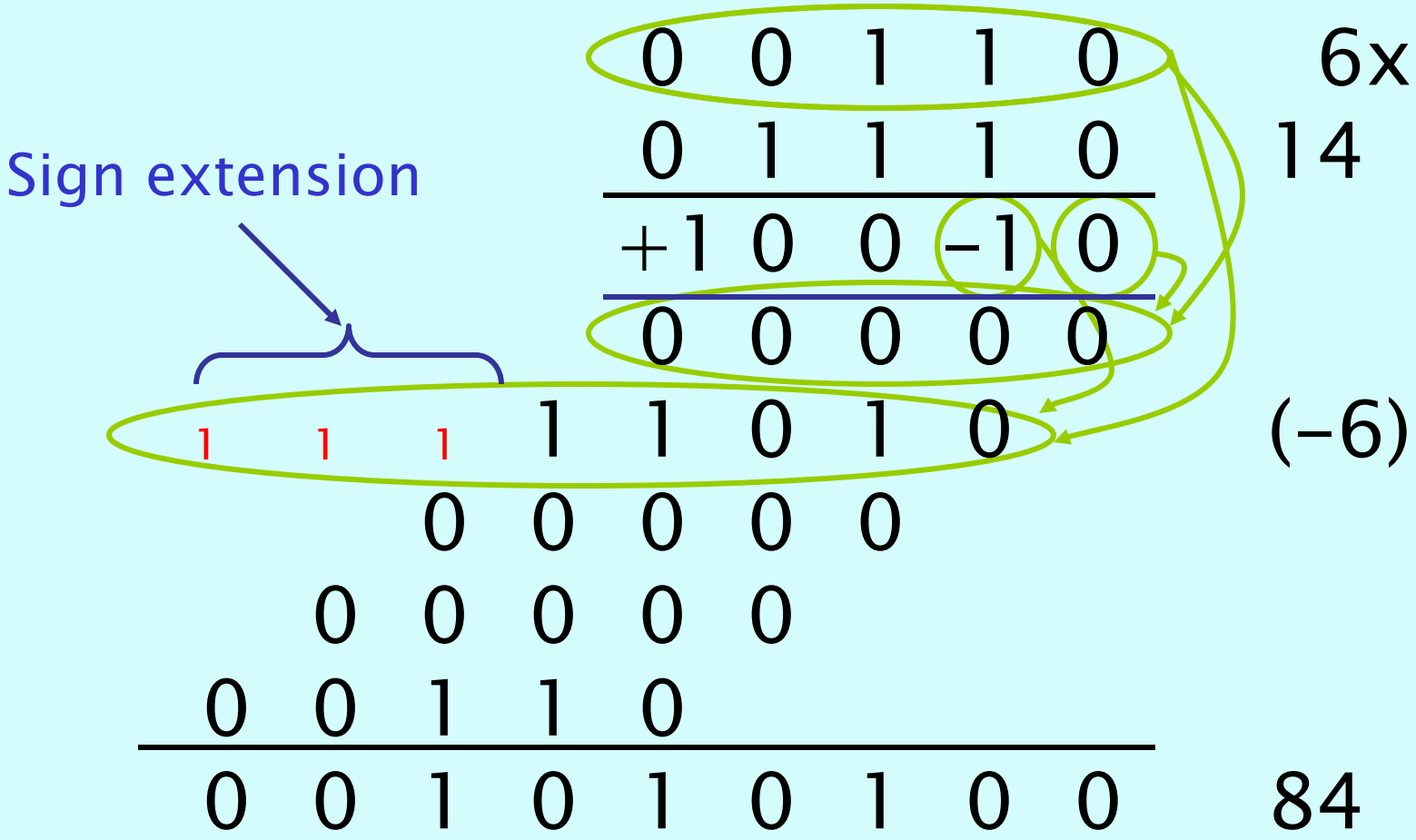
BParhami
معماری کامپیوتر

در فصل بعد با مفهوم خط لوله بیشتر آشنا خواهیم شد

خط لوله‌ی ضرب



الگوریتم ضرب Booth (ادامه...)



الگوریتم ضرب Booth (ادامه...)

x_i	x_{i-1}	Operation	Comments	y_i
0	0	shift only	string of zeros	0
1	1	shift only	string of ones	0
1	0	subtract and shift	beginning of a string of ones	$\bar{1}$
0	1	add and shift	end of a string of ones	1

Copyright Koren 2008

-6 x 6 (1010 x 0110)= -36

1111 1010	x 0	0000 0000
1111 0100	x –1	0000 1100
1110 1000	x 0	0000 0000
1101 0000	x +1	1101 0000
	Final Sum:	1101 1100 (-36)

الگوریتم ضرب Booth (ادامه...)

-6 x -2 = 12

1010 x 1110

1111 1010	x 0	0000 0000
1111 0100	x –1	0000 1100
1110 1000	x 0	0000 0000
1101 0000	x 0	0000 0000
	Final Sum:	0000 1100 (12)

ضرب در MIPS

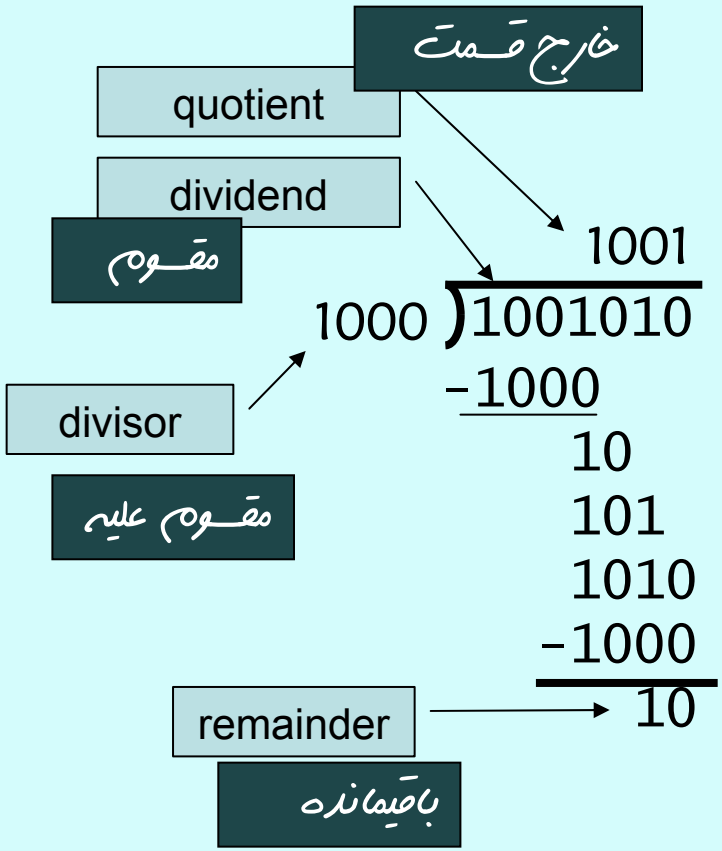
- دو ثبات سی‌ودو بیتی برای ضرب پیش‌بینی شده است:

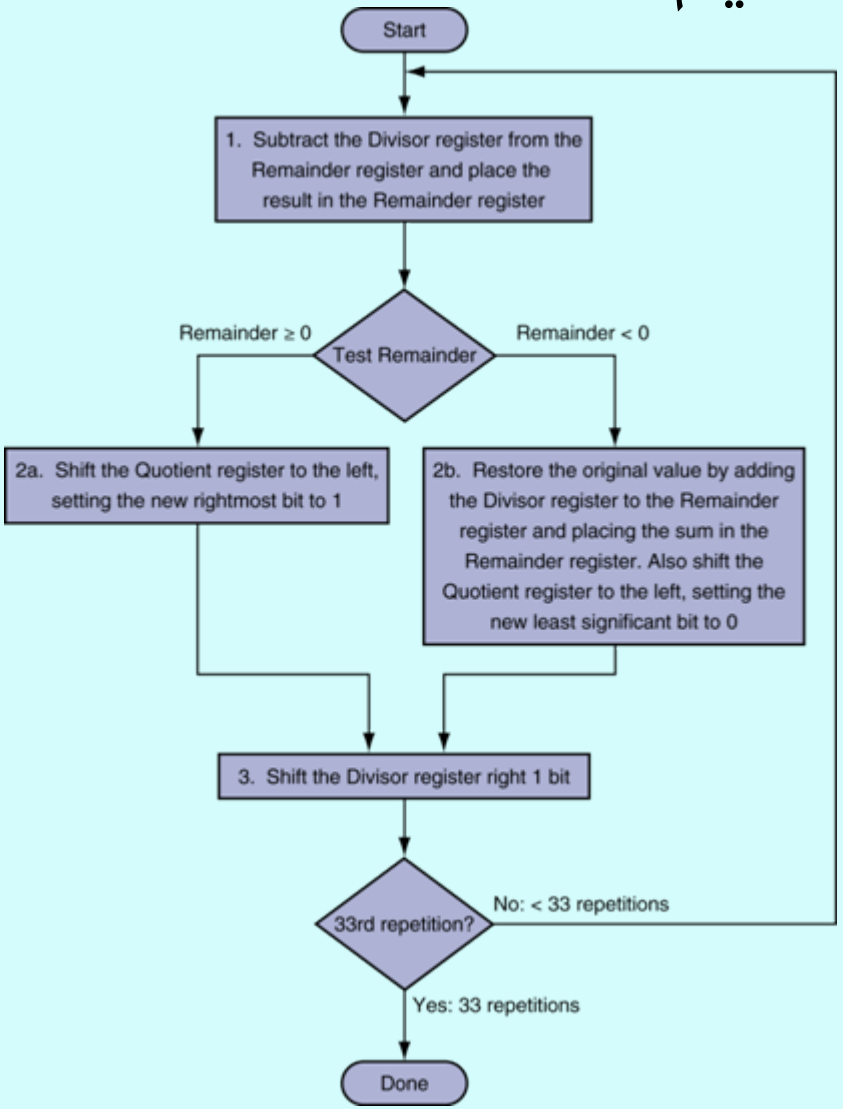
– HI: most-significant 32 bits
– LO: least-significant 32-bits

– دستورات

- `mult rs, rt /  multu rs, rt`
- انجام عملیات ضرب
- `mfhi rd  /  mflo rd`
- انتقال محتوای HI/LO به ثبات‌های چند منظوره
- `mul rd, rs, rt`
- انتقال قسمت کم‌ارزش به rd

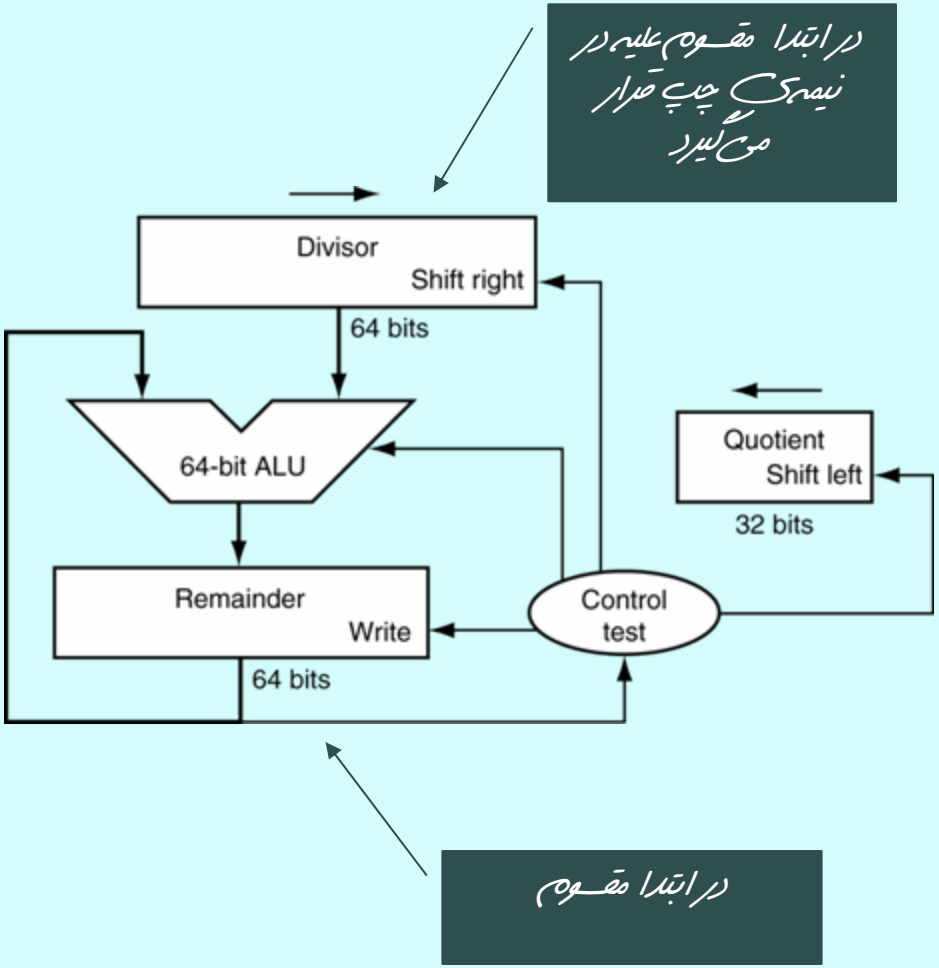
تقسیم



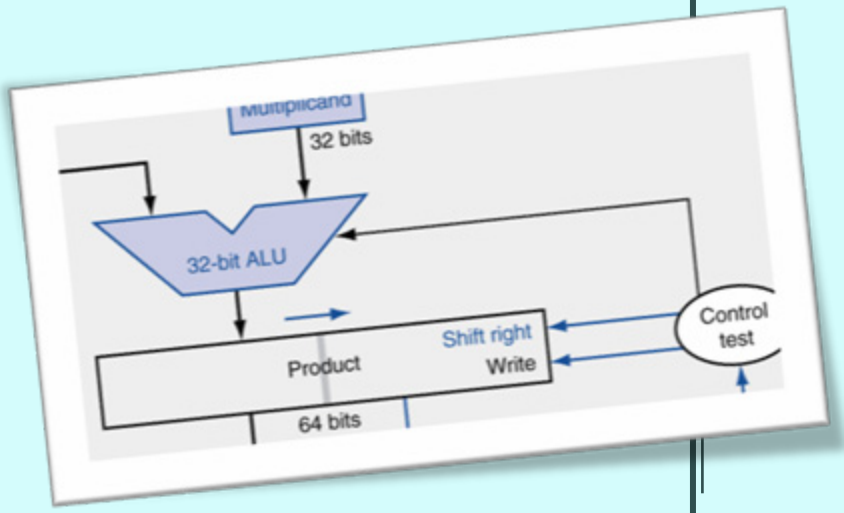


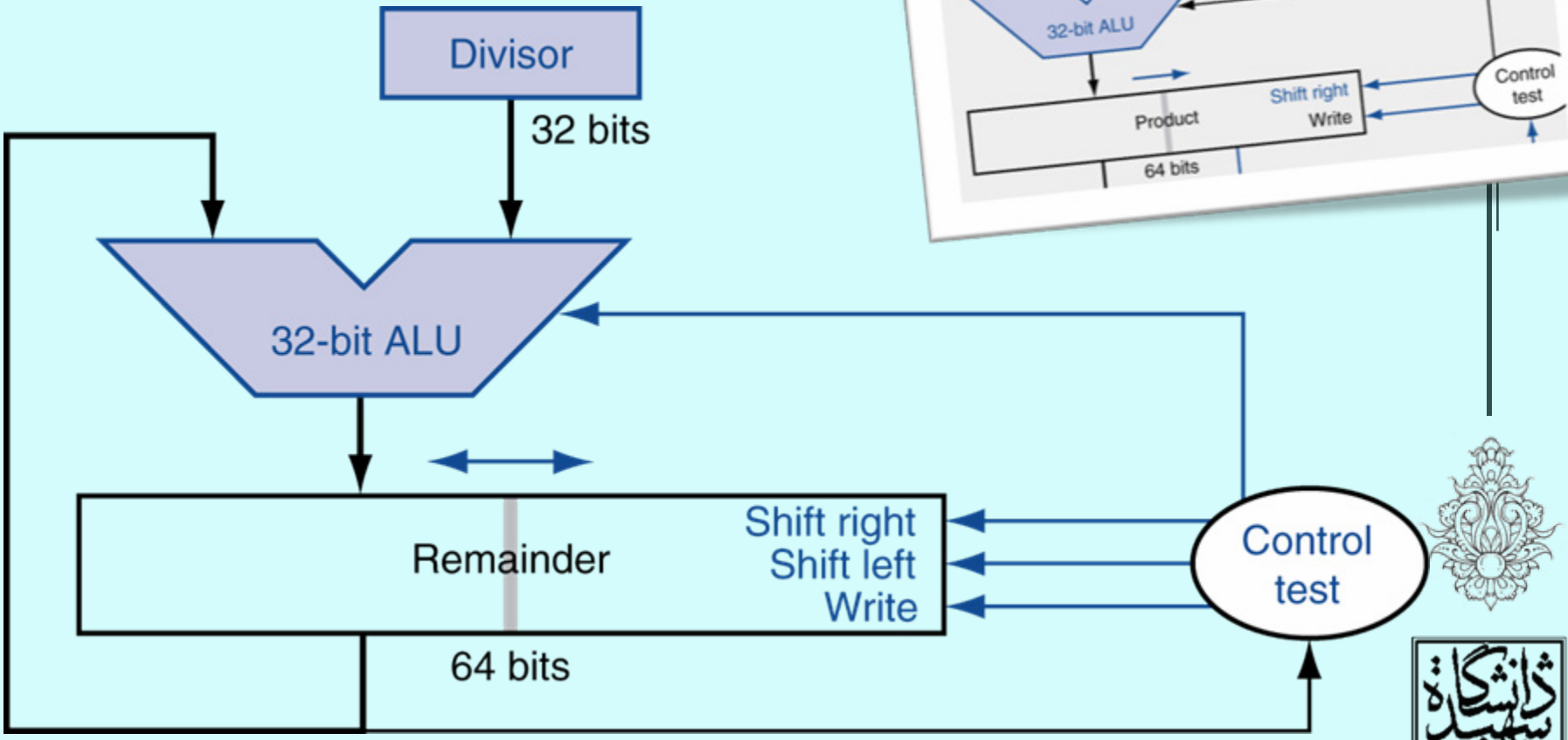
Dividend=Quotient X Divisor + Reminder

سخت‌افزار تقسیم



سخت‌افزار بهینه‌سازی شده





شبیه به مدار ضرب نیست؟!

مدارهای تقسیم سریع

- نمی‌توان تقسیم را به صورت موازی انجام داد.
  - تفریق به صورت مشروط انجام می‌شود.
- الگوریتم‌های سریع‌تر مانند SRT در هر مرحله چندین بیت خارج قسمت تولید می‌کنند.
  - باز هم الگوریتم در گام‌های متفاوت انجام می‌شود.

تقسیم در MIPS

- برای نتیجه‌ی تقسیم از ثبات‌های HI و و LO استفاده می‌شود.

– HI: 32-bit remainder

– LO: 32-bit quotient

– دستورات

– `div rs, rt  /  divu rs, rt`

– سرریز یا تقسیم بر صفر باید به صورت نرم‌افزاری چک شود.

– برای دسترسی به نتایج می‌توان از دستورات زیر استفاده کرد.

– `mfhi, mflo`

- برای نمایش اعداد اعشاری و اعداد بسیار بزرگ از سیستم عددی میز شناور استفاده می شود.
  - ۳,۱۴۱۵۹۲۶۵
  - ۲,۷۱۸۲۸
  - ۰۰۰۰۰۰۰۰۱ = ۰,۱× ۱۰$^{-۹}$

Copyright 2004 Koren

	IBM/370	DEC/VAX	Cyber 70
Word length (double)	32 (64) bits	32 (64) bits	60 bits
Significand+{hidden bit}	24 (56) bits	$23+1$ $(55+1)$ bits	48 bits
Exponent	7 bits	8 bits	11 bits
Bias	64	128	1024
Base	16	2	2
Range of M	$\frac{1}{16} \le M < 1$	$\frac{1}{2} \le M < 1$	$1 \le M < 2$
Representation of M	Signed-magnitude	Signed-magnitude	One's complement
Approximate range	$16^{63} \approx 7 \cdot 10^{75}$	$2^{127} \approx 1.9 \cdot 10^{38}$	$2^{1023} \approx 10^{307}$
Approximate resolution	$2^{-24} \approx 10^{-7}$ (10^{-17})	$2^{-24} \approx 10^{-7}$ (10^{-17})	$2^{-48} \approx 10^{-14}$

ممیز شناور (ادامه...)

- در سال ۱۹۸۵ استاندارد IEEE Std 754 مطرح شد.
- این استاندارد واگرایی شیوه‌های به کار رفته برای نمایش ممیز شناور را کاهش داد.
  - بدین‌ترتیب برنامه‌های نوشته شده برای مقاصد علمی قابل حمل شدند.
- بر طبق این استاندارد، اعداد به دو شیوه نشان داده می‌شود:

- single
- double

single: 8 bits
double: 11 bits

single: 23 bits
double: 52 bits

$$x = (-1)^S \times (1 + \text{Fraction}) \times 2^{(\text{Exponent} - \text{Bias})}$$

Single: Bias = 127; Double: Bias = 1023

ممیز شناور (ادامه...)

- در سال ۱۹۸۵ استاندارد IEEE Std 754 مطرح شد.
- این استاندارد واگرایی شیوه‌های به کار رفته برای نمایش ممیز شناور را کاهش داد.
  - بدین‌ترتیب برنامه‌های نوشته شده برای مقاصد علمی قابل حمل شدند.
- بر طبق این استاندارد، اعداد به دو شیوه نشان داده می‌شود:

- single
- double

single: 8 bits
double: 11 bits

single: 23 bits
double: 52 bits

$$x = (-1)^S \times (1 + \text{Fraction}) \times 2^{(\text{Exponent} - \text{Bias})}$$

Single: Bias = 127; Double: Bias = 1023

Denormal Numbers

اعداد نانرمال

Exponent = 000...0 $\Rightarrow$ hidden bit is 0

$$x = (-1)^S \times (0 + \text{Fraction}) \times 2^{-\text{Bias}}$$

- بدین ترتیب می‌توان اعداد کوچک‌تری را نیز نمایش داد.
- در صورتی که بخش کسری را برابر صفر قرار دهیم:

$$x = (-1)^S \times (0 + 0) \times 2^{-\text{Bias}} = \pm 0.0$$

بدین ترتیب دو نمایش برای 0 خواهیم داشت

Infinities and NaNs

ناعدد و بی‌نهایت

- Exponent = 111...1, Fraction = 000...0
  - $\pm\infty$
    - در محاسبات بعدی نیز قابل استفاده است.
- Exponent = 111...1, Fraction ≠ 000...0
    - ناعدد (Not-a-Number (NaN))
    - بیان‌گر محاسبات نادرست می‌باشد.
    - این اعداد نیز قابلیت استفاده در محاسبات بعدی را دارند.

Single precision		Double precision		Object represented
Exponent	Fraction	Exponent	Fraction	
0	0	0	0	0
0	Nonzero	0	Nonzero	± denormalized number
1–254	Anything	1–2046	Anything	± floating-point number
255	0	2047	0	± infinity
255	Nonzero	2047	Nonzero	NaN (Not a Number)